

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

#6
7/26/01
ICE

JG25 U.S. PTO
09/698020
10/30/00

In re application of

Naoya TOKUNAGA et al.

Serial No. NEW

Filed October 30, 2000

THE COMMISSIONER IS AUTHORIZED
TO CHARGE ANY DEFICIENCY IN THE
FEE FOR THIS PAPER TO DEPOSIT
ACCOUNT NO. 23-0975.

Attn: Application Branch

Attorney Docket No. 2000-1507A

WAVEFORM EQUALIZATION CONTROLLER AND WAVEFORM EQUALIZATION CONTROL METHOD

CLAIM OF PRIORITY UNDER 35 USC 119

**Assistant Commissioner for Patents
Washington, DC 20231**

Sir:

Applicants in the above-entitled application hereby claim the date of priority under the International Convention of Japanese Patent Application No. 11-309872, filed October 29, 1999, as acknowledged in the Declaration of this application.

A certified copy of said Japanese Patent Application is submitted herewith.

Respectfully submitted,

Naoya TOKUNAGA et al.

By: Michael S. Huppert
Michael S. Huppert
Registration No. 40,268 for
Nils E. Pedersen
Registration No. 33,145
Attorney for Applicants

NEP/pth
Washington, D.C. 20006
Telephone (202) 721-8200
October 30, 2000

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

JC925 U.S. PTO
09/698020
10/30/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

1999年10月29日

出願番号
Application Number:

平成11年特許願第309872号

出願人
Applicant(s):

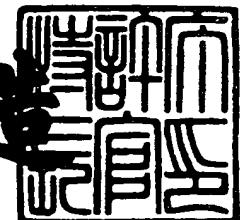
松下電器産業株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 9月29日

特許庁長官
Commissioner,
Patent Office

及川耕三



出証番号 出証特2000-3079012

【書類名】 特許願
 【整理番号】 2037810140
 【提出日】 平成11年10月29日
 【あて先】 特許庁長官殿
 【国際特許分類】 H03H 15/00
 H04N 5/14

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 徳永 尚哉

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 上田 和也

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100081813

【弁理士】

【氏名又は名称】 早瀬 憲一

【電話番号】 06(6380)5822

【手数料の表示】

【予納台帳番号】 013527

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

特平11-309872

【包括委任状番号】 9600402

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 波形等化制御装置

【特許請求の範囲】

【請求項1】 入力信号の伝送路歪みを最小2乗誤差アルゴリズム（以下、LMSアルゴリズムと称す）に基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であつて、

前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、

前記誤差信号と前記タップ係数の更新のきざみであるステップサイズの上限値と下限値とを入力とし、該ステップサイズ上限値以下かつ該ステップサイズ下限値以上の範囲で該誤差信号に応じた大きさのステップサイズを適応的に生成し、出力するステップサイズ決定部と、

前記誤差信号と、前記ステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、

ことを特徴とする波形等化制御装置。

【請求項2】 請求項1に記載の波形等化制御装置において、

前記ステップサイズ決定部は、前記誤差信号を2乗して2乗誤差を生成する乗算器と、

前回の係数更新時の2乗誤差を記憶している2乗誤差記憶部と、

前記乗算器の出力する2乗誤差と前記2乗誤差記憶部が記憶している前回のタップ係数更新時の2乗誤差との差を生成する減算器と、

前記2乗誤差と第1の閾値とを比較する第1の比較器と、

前記2乗誤差と第2の閾値とを比較する第2の比較器と、

前記2乗誤差の差の絶対値と第3の閾値とを比較する第3の比較器と、

前回のタップ係数更新時に使用したステップサイズを記憶するステップサイズ記憶部と、

前記ステップサイズ記憶部が記憶したステップサイズと、前記第1の比較器の出力と、前記第2の比較器の出力と、前記第3の比較器の出力と、前記ステップ

サイズ上限値と、前記ステップサイズ下限値と、を入力とし、今回のタップ係数更新に使用するステップサイズを生成するステップサイズ増減部とを備えた、ことを特徴とする波形等化制御装置。

【請求項3】 請求項2に記載の波形等化制御装置において、

前記第2の閾値の値は、前記2乗誤差がその値よりも大きければ、前記波形等化装置が伝送路歪みを低減する波形等化動作が制御不能な状態である発散傾向となる値であり、

前記第1の閾値の値は、前記2乗誤差がその値よりも小さければ、前記波形等化装置が伝送路歪みを低減する波形等化動作の収束中か、収束完了かのどちらかの状態となる値であり、

前記第3の閾値の値は、前記2乗誤差が、前記第1の閾値よりも小さい場合に、前記2乗誤差の差の絶対値が前記第3の閾値よりも大きい場合は、前記波形等化装置が収束中の状態となる値であり、前記第3の閾値以下である場合は、前記波形等化装置が収束を完了している状態となる値であり、

前記ステップサイズ増減部は、前記第1の比較器及び前記第2の比較器の比較結果より、2乗誤差が第2の閾値より大きい場合は、ステップサイズを一定量減少させ、

前記2乗誤差が第1の閾値より小さくかつ前記2乗誤差の差の絶対値が第3の閾値以下である場合は、ステップサイズを一定量減少させ、

前記2乗誤差が第1の閾値よりも小さく、かつ前記2乗誤差の差の絶対値が第3の閾値よりも大きい場合は、ステップサイズを一定量増加させ、

それ以外の場合はステップサイズを変化させない、

ことを特徴とする波形等化制御装置。

【請求項4】 請求項2に記載の波形等化制御装置において、

前記第2の閾値の値は、前記2乗誤差がその値よりも大きければ、前記波形等化装置が発散傾向となる値であり、

前記第1の閾値の値は、前記2乗誤差がその値よりも小さければ、前記波形等化装置が収束中か、収束完了かのどちらかの状態となる値であり、

前記第3の閾値の値は、前記2乗誤差が、前記第1の閾値よりも小さい場合に

、前記2乗誤差の差の絶対値が前記第3の閾値よりも大きい場合は、前記波形等化装置が収束中の状態となる値であり、前記第3の閾値以下である場合は、前記波形等化装置が収束を完了する状態となる値であり、

前記ステップサイズ増減部は前記第1の比較器と前記第2の比較器の比較結果より、2乗誤差が第2の閾値より大きい場合は、ステップサイズを一定割合減少させ、

前記2乗誤差が第1の閾値より小さくかつ前記2乗誤差の差の絶対値が第3の閾値以下である場合は、ステップサイズを一定割合減少させ、

前記2乗誤差が第1の閾値よりも小さく、かつ前記2乗誤差の差の絶対値が第3の閾値よりも大きい場合は、ステップサイズを一定割合増加させ、

それ以外の場合は、ステップサイズを変化させない、

ことを特徴とする波形等化制御装置。

【請求項5】 入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、

前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、

前記出力信号の判定誤り確率の大小を判定し、判定信号を出力する信号判定部と、

前記判定信号を入力とし、前記タップ係数の更新のきざみであるステップサイズとして該判定信号に応じた大きさの値を出力するステップサイズ決定部と、

前記誤差信号と、前記ステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、

ことを特徴とする波形等化制御装置。

【請求項6】 請求項5に記載の波形等化制御装置において、

前記信号判定部は、前記出力信号が既知であることを示す場合と、

前記出力信号の判定誤りの確率が小さいことを示す場合と、

前記出力信号の判定誤りの確率が大きいことを示す場合と、の3通りの判定信号を出力する、

ことを特徴とする波形等化制御装置。

【請求項7】 請求項6に記載の波形等化制御装置において、

前記ステップサイズ決定部は、前記判定信号が前記出力信号が既知であることを示す場合は、第1のステップサイズ設定値を前記ステップサイズとして出力し

前記出力信号の判定誤りの確率が小さいことを示す場合は第2のステップサイズ設定値を出力し、

前記出力信号の判定誤りの確率が大きいことを示す場合は第3のステップサイズ設定値を出力する、

ことを特徴とする波形等化制御装置。

【請求項8】 請求項7に記載の波形等化制御装置において、

前記第1のステップサイズ設定値は前記第2のステップサイズ設定値より大きく、

前記第2のステップサイズ設定値は前記第3のステップサイズ設定値より大きい、

ことを特徴とする波形等化制御装置。

【請求項9】 入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、

前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、

前記誤差信号と閾値と第1のステップサイズ設定値と第2のステップサイズ設定値とを入力とし、前記タップ係数の更新のきざみであるステップサイズを決定するステップサイズ決定部と、

前記誤差信号と、前記ステップサイズと、タップ係数更新に用いるデータに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、

ことを特徴とする波形等化制御装置。

【請求項10】 請求項9に記載の波形等化制御装置において、

前記ステップサイズ決定部は、前記誤差信号と、前記閾値とを比較する比較器

と、

前記比較器から出力される比較結果より、前記第1のステップサイズ設定値と、前記第2のステップサイズ設定値のどちらかを選択して、前記ステップサイズとして出力するセレクタとを備えた、

ことを特徴とする波形等化制御装置。

【請求項11】 請求項10に記載の波形等化制御装置において、

前記閾値の値は、前記誤差信号が該閾値以下の場合は前記波形等化装置がほぼ収束した状態となる値であり、

前記ステップサイズ決定部は、前記誤差信号が前記閾値以下の場合前記第1のステップサイズ設定値を、それ以外の場合は前記第2のステップサイズ設定値を前記ステップサイズとして出力する、

ことを特徴とする波形等化制御装置。

【請求項12】 請求項11に記載の波形等化制御装置において、

前記第1のステップサイズ設定値は、前記第2のステップサイズ設定値以下の値である、

ことを特徴とする波形等化制御装置。

【請求項13】 入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、

前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、

前記誤差信号を2のべき乗の値を持つ量子化誤差信号に変換し出力する誤差量子化部と、

前記量子化誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、タップ係数更新に用いるデータとにに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、

ことを特徴とする波形等化制御装置。

【請求項14】 請求項13に記載の波形等化制御装置において、

前記誤差量子化部は、前記誤差信号を、2のべき乗のうち前記誤差信号と同符

号でかつ絶対値が前記誤差信号以下の最大値を持つ量子化誤差データに変換し出力する、

ことを特徴とする波形等化制御装置。

【請求項15】 請求項13に記載の波形等化制御装置において、

前記誤差量子化部は、前記誤差信号を、2のべき乗のうち前記誤差信号と同符号でかつ絶対値が前記誤差信号以上の最小値を持つ量子化誤差データに変換し出力する、

ことを特徴とする波形等化制御装置。

【請求項16】 入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、

前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、

タップ係数更新に用いるデータを2のべき乗の値を持つ量子化データに変換し出力するデータ量子化部と、

前記誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、前記量子化データとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、

ことを特徴とする波形等化制御装置。

【請求項17】 請求項16に記載の波形等化制御装置において、

前記データ量子化部は、前記タップ係数更新に用いるデータを、2のべき乗のうち前記タップ係数更新に用いるデータと同符号でかつ絶対値が前記タップ係数更新に用いるデータ以下の最大値を持つ量子化データに変換し出力する、

ことを特徴とする波形等化制御装置。

【請求項18】 請求項16に記載の波形等化制御装置において、

前記データ量子化部は、前記タップ係数更新に用いるデータを、2のべき乗のうち前記タップ係数更新に用いるデータと同符号でかつ絶対値が前記タップ係数更新に用いるデータ以上の最小値を持つ量子化データに変換し出力する、

ことを特徴とする波形等化制御装置。

【請求項19】 入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、

前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、

前記タップ係数の更新のきざみであるステップサイズを2のべき乗の値を持つ量子化ステップサイズに変換し出力するステップサイズ量子化部と、

前記誤差信号と、前記量子化ステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、

ことを特徴とする波形等化制御装置。

【請求項20】 請求項19に記載の波形等化制御装置において、

前記ステップサイズ量子化部は、前記ステップサイズを、2のべき乗のうち、前記ステップサイズ以下の最大値を持つ量子化ステップサイズに変換し出力する

ことを特徴とする波形等化制御装置。

【請求項21】 請求項19に記載の波形等化制御装置において、

前記ステップサイズ量子化部は、前記ステップサイズを、2のべき乗のうち、前記ステップサイズ以上の最小値を持つ量子化ステップサイズに変換し出力する

ことを特徴とする波形等化制御装置。

【請求項22】 入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、

前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、

前記誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部と、

前記誤差信号を入力とし、前記係数更新量計算部がタップの係数更新量を複数

シンボル間隔で計算するタイミングを制御する更新タイミング信号を出力する係数更新タイミング制御部とを備えた、
ことを特徴とする波形等化制御装置。

【請求項23】 請求項22に記載の波形等化制御装置において、
前記係数更新タイミング制御部は、前記係数更新量計算部が前記タップ係数更新量を計算するタイミングでかつ前記誤差信号が誤差なしを示す場合、前記係数更新量計算部が係数更新量を計算するタイミングを1シンボル分遅らせる、
ことを特徴とする波形等化制御装置。

【請求項24】 入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、
前記波形等化装置の出力信号を入力として、出力誤差信号を出力する出力誤差推定部と、前記出力誤差信号と前記出力信号とを入力とし、前記出力誤差信号の一部区間を一定割合で減じて、誤差信号を出力する係数更新用誤差生成部とを有する誤差推定部と、

前記誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、
ことを特徴とする波形等化制御装置。

【請求項25】 入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、
前記波形等化装置の出力信号を入力として、出力誤差信号を出力する出力誤差推定部と、前記出力誤差信号と、前記出力信号と、前記波形等化装置の前記出力信号に含まれる誤りの割合を示すエラー信号とを入力とし誤差信号を出力する係数更新用誤差生成部とを有する誤差推定部と、

前記誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、
ことを特徴とする波形等化制御装置。

ことを特徴とする波形等化制御装置。

【請求項26】 請求項25に記載の波形等化制御装置において、前記出力信号に含まれる誤りの割合が所定の割合より小さい場合は、前記係数更新用誤差生成部は、前記誤差信号として前記出力誤差信号と同じ値を出力する、

ことを特徴とする波形等化制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、波形等化制御装置に関するものであり、特に、ディジタル放送に用いられるディジタル信号の伝送路歪みを低減する波形等化装置のタップ係数の更新制御を行うものに関する。

【0002】

【従来の技術】

ディジタル放送は、当初衛星放送を主体に行われてきたが、近年では地上波放送もディジタル化の流れが押し寄せている。この地上波ディジタル放送において伝送路歪を低減する波形等化技術は必須なものである。以下、地上波ディジタル放送における従来の波形等化装置について、米国で採用されている8値VSB (Vestigial Side Band: 残留側波帶) 変調方式を用いたDTV (Digital Television) 方式を例に説明する。

【0003】

図19はDTV方式の波形等化制御装置の構成図を示す。図19において、101は波形等化装置であり、1901は誤差推定部であり、103は係数更新量計算部であり、1502は出力誤差推定部であり、1902は係数更新用誤差生成部であり、101Sは波形等化装置101の出力信号であり、1901Sは誤差推定部1901が出力する誤差信号であり、1501Sは出力誤差推定部1502が出力する出力誤差信号であり、104Sはステップサイズであり、105Sは係数更新に用いるデータであり、106Sは係数更新量計算部103が出力するタップ係数更新量である。

【0004】

図20はDTV方式の信号フォーマットの構成図を示す。図20に示すように、DTV方式の信号フォーマットは、映像や音声などのデータ信号3101を含む領域と、フィールド同期信号3102を含む領域と、セグメント同期信号3103を含む領域からなる。

【0005】

図21はフィールド同期信号の構成図を示す。図21に示すようにフィールド同期信号3102は、PN511信号3201と、3つのPN63信号3202と、コントロール信号3203とを含む。なお、フィールド同期信号#2とフィールド同期信号#1との違いは、PN63信号3202の2番目の値が逆になっているだけの違いである。また、図21において、左側に記入している数値(+7、+5、+3、+1、-1、-3、-5、-7)は8値VSB変調方式の取る8通りの数値を示したものである。このDTV信号は、1フレームあたり832シンボル、313セグメントである。また、PN511信号3201は、 $PN511 = X^9 + X^7 + X^6 + X^4 + X^3 + X + 1$ (生成多項式:式中の“^”はべき乗を表わす)で、 $Pre-load\ 010000000$ (初期値のバイナリ表現)で表される。PN63信号3202は、 $PN63 = X^6 + X + 1$ で、 $Pre-load\ 100111$ で表される。PN511信号3201は511シンボル、PN63信号3202はそれぞれ63シンボル、コントロール信号3203は128シンボルであり、フィールド同期信号3102全体で828シンボルである。

【0006】

従来の波形等化制御装置の動作について図を用いて説明する。DTV方式の波形等化制御装置は、図19に示すように、8値VSB変調されたDTV信号を波形等化装置101で波形等化により歪みを低減しその出力信号101Sを生成し、出力誤差推定部1502でこの出力信号101Sと8通りのシンボル値の最も確からしいシンボル値との誤差を出力誤差信号1501Sとして生成する。図22に出力誤差信号と誤差信号との関係を示す。図22(a)に示す出力誤差信号1501Sは、係数更新用誤差生成部1902でBlind Equalization and Carri

er Recovery Using a "Stop-and-Go", Decision-Directed Algorithm IEEE TRANSACTIONS ON COMMUNICATIONS, VOL.COM35, NO.9, SEPTEMBER 1987の pp.877-887に記載されているStop & Goアルゴリズムに基づき出力信号101Sの値に応じて図22(b)に示すように誤差信号1901Sに変換される。係数更新量計算部103は、誤差信号1901Sとステップサイズ104Sと、係数更新用データ105Sとを用いて、LMS(Least Mean Square; 最小2乗誤差)アルゴリズムに基づきタップ係数更新量106Sを生成する。

【0007】

LMSアルゴリズムは、下記の(式1)に基づいて波形等化装置101のトランシスバーサルフィルタのタップ*i*のタップ係数*C_i*の*n*回目の更新を行なうアルゴリズムである。

$$C_i(n+1) = C_i(n) - \alpha \times e_n \times d_i \quad \cdots \text{(式1)}$$

ここで、 α はステップサイズ104Sを、 e_n は誤差信号1901Sを、 d_i は係数更新用データ105Sを示し、 $-\alpha \times e_n \times d_i$ がタップ係数更新量106Sを示す。

【0008】

誤差推定部1901による誤差信号1901Sの生成方法は2通りある。一方は、DTV信号におけるフィールド同期信号3102に含まれているPN511信号3201およびPN63信号3202を取り込み、前記PN511信号3201およびPN63信号3202の理想値と比較し、その誤差を誤差信号1901Sとする方法である。

また他方は、DTV信号のデータ期間に挿入されているデータ信号3101と最も値の近い8値VSB変調の固定値とを比較し、その誤差を誤差信号1901Sとする方法である。

【0009】

DTV信号は、8値VSB変調方式を用いているため、図21に示されるように8通りの値(+7, +5, +3, +1, -1, -3, -5, -7)を持つが、一般的に8値VSB変調されたDTV信号を受信する場合、10ビット程度の量子化を行う。例えば10ビットに量子化されたDTV信号は歪みが全くない場合

において、10ビットで表現できる値（0ないし1023）に対して8通りの固定値しか取りえない。誤差推定部1901は、入力されたDTV信号に対して、フィールド同期3102からは、PN511信号3201およびPN63信号3202の理想値から、データ信号3101からは前記8通りの固定値からもっとも近い値との誤差を算出し、この誤差を誤差信号1901Sとする。

【0010】

【発明が解決しようとする課題】

従来の波形等化制御装置は上記のように構成されており、該波形等化制御装置を用いることにより、波形等化装置を制御し歪みを低減したDTV信号を得ることができる。

即ち、入力信号の伝送路歪みを推定し、これを相殺するように、波形等化装置が有するトランスバーサルフィルタのタップ係数を、毎回ステップサイズのきざみで更新するように学習制御を行うことにより、波形等化装置の出力信号として、伝送路歪みを低減した信号を得ることができる。

【0011】

しかしながら、従来の波形等化制御装置では、以下に示す問題点がある。

第1の問題点は、タップ係数の更新きざみであるステップサイズが固定であることである。一般にステップサイズを大きくすると歪みが変動した場合の追従性や、初期動作時の収束速度が向上するが、反面、ノイズの影響を受けやすくなり低C/N時の安定性が低下する。逆に、ステップサイズを小さくすると、ノイズの影響を受けにくくなり、低C/N時の安定性は向上するが、歪みが変動した場合のその変動に対する追従性や、初期動作時の波形等化動作の収束速度が低下する。

第2の問題点は、1タップの係数更新量を計算するために係数更新量計算部に2個の乗算器が必要であり、回路規模が大きいという点である。

第3の問題点は、Stop&GoアルゴリズムではStopと判定された場合、次のイタレーション（タップ係数の更新）まで係数更新量計算部の出力は“0”となり係数更新量計算部が有効利用されず、かつ、歪みが変動した場合の追従性や初期動作時の収束速度が低下するという点である。

【0012】

本発明は、かかる問題点に鑑みてなされたものであり、信号の歪みが変動した場合の追従性や初期動作時の収束速度と低C/N時の安定性とを両立させ、高性能かつ低成本な波形等化制御装置を提供することを目的としている。

【0013】

【課題を解決するための手段】

上記の課題を達成するため、本発明の請求項1に記載の波形等化制御装置は、入力信号の伝送路歪みを最小2乗誤差アルゴリズム（以下、LMSアルゴリズムと称す）に基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、前記誤差信号と前記タップ係数の更新のきざみであるステップサイズの上限値と下限値とを入力とし、該ステップサイズ上限値以下かつ該ステップサイズ下限値以上の範囲で該誤差信号に応じた大きさのステップサイズを適応的に生成し、出力するステップサイズ決定部と、前記誤差信号と、前記ステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、ことを特徴とする。

【0014】

また、本発明の請求項2に記載の波形等化制御装置は、請求項1に記載の波形等化制御装置において、前記ステップサイズ決定部は、前記誤差信号を2乗して2乗誤差を生成する乗算器と、前回の係数更新時の2乗誤差を記憶している2乗誤差記憶部と、前記乗算器の出力する2乗誤差と前記2乗誤差記憶部が記憶している前回のタップ係数更新時の2乗誤差との差を生成する減算器と、前記2乗誤差と第1の閾値とを比較する第1の比較器と、前記2乗誤差と第2の閾値とを比較する第2の比較器と、前記2乗誤差の差の絶対値と第3の閾値とを比較する第3の比較器と、前回のタップ係数更新時に使用したステップサイズを記憶するステップサイズ記憶部と、前記ステップサイズ記憶部が記憶したステップサイズと、前記第1の比較器の出力と、前記第2の比較器の出力と、前記第3の比較器の出力と、前記ステップサイズ上限値と、前記ステップサイズ下限値と、を入力と

し、今回のタップ係数更新に使用するステップサイズを生成するステップサイズ増減部とを備えた、ことを特徴とする。

【0015】

また、本発明の請求項3に記載の波形等化制御装置は、請求項2に記載の波形等化制御装置において、前記第2の閾値の値は、前記2乗誤差がその値よりも大きければ、前記波形等化装置が伝送路歪みを低減する波形等化動作が制御不能な状態である発散傾向となる値であり、前記第1の閾値の値は、前記2乗誤差がその値よりも小さければ、前記波形等化装置が伝送路歪みを低減する波形等化動作の収束中か、収束完了かのどちらかの状態となる値であり、前記第3の閾値の値は、前記2乗誤差が、前記第1の閾値よりも小さい場合に、前記2乗誤差の差の絶対値が前記第3の閾値よりも大きい場合は、前記波形等化装置が収束中の状態となる値であり、前記第3の閾値以下である場合は、前記波形等化装置が収束を完了している状態となる値であり、前記ステップサイズ増減部は、前記第1の比較器及び前記第2の比較器の比較結果より、2乗誤差が第2の閾値より大きい場合は、ステップサイズを一定量減少させ、前記2乗誤差が第1の閾値より小さくかつ前記2乗誤差の差の絶対値が第3の閾値以下である場合は、ステップサイズを一定量減少させ、前記2乗誤差が第1の閾値よりも小さく、かつ前記2乗誤差の差の絶対値が第3の閾値よりも大きい場合は、ステップサイズを一定量増加させ、それ以外の場合はステップサイズを変化させない、ことを特徴とする。

【0016】

また、本発明の請求項4に記載の波形等化制御装置は、請求項2に記載の波形等化制御装置において、前記第2の閾値の値は、前記2乗誤差がその値よりも大きければ、前記波形等化装置が発散傾向となる値であり、前記第1の閾値の値は、前記2乗誤差がその値よりも小さければ、前記波形等化装置が収束中か、収束完了かのどちらかの状態となる値であり、前記第3の閾値の値は、前記2乗誤差が、前記第1の閾値よりも小さい場合に、前記2乗誤差の差の絶対値が前記第3の閾値よりも大きい場合は、前記波形等化装置が収束中の状態となる値であり、前記第3の閾値以下である場合は、前記波形等化装置が収束を完了する状態となる値であり、前記ステップサイズ増減部は前記第1の比較器と前記第2の比較器

の比較結果より、2乗誤差が第2の閾値より大きい場合は、ステップサイズを一定割合減少させ、前記2乗誤差が第1の閾値より小さくかつ前記2乗誤差の差の絶対値が第3の閾値以下である場合は、ステップサイズを一定割合減少させ、前記2乗誤差が第1の閾値よりも小さく、かつ前記2乗誤差の差の絶対値が第3の閾値よりも大きい場合は、ステップサイズを一定割合増加させ、それ以外の場合は、ステップサイズを変化させない、ことを特徴とする。

【0017】

また、本発明の請求項5に記載の波形等化制御装置は、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、前記出力信号の判定誤り確率の大小を判定し、判定信号を出力する信号判定部と、前記判定信号を入力とし、前記タップ係数の更新のきざみであるステップサイズとして該判定信号に応じた大きさの値を出力するステップサイズ決定部と、前記誤差信号と、前記ステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、ことを特徴とする。

【0018】

また、本発明の請求項6に記載の波形等化制御装置は、請求項5に記載の波形等化制御装置において、前記信号判定部は、前記出力信号が既知であることを示す場合と、前記出力信号の判定誤りの確率が小さいことを示す場合と、前記出力信号の判定誤りの確率が大きいことを示す場合と、の3通りの判定信号を出力する、ことを特徴とする。

【0019】

また、本発明の請求項7に記載の波形等化制御装置は、請求項6に記載の波形等化制御装置において、前記ステップサイズ決定部は、前記判定信号が前記出力信号が既知であることを示す場合は、第1のステップサイズ設定値を前記ステップサイズとして出力し、前記出力信号の判定誤りの確率が小さいことを示す場合は第2のステップサイズ設定値を出力し、前記出力信号の判定誤りの確率が大き

いことを示す場合は第3のステップサイズ設定値を出力する、ことを特徴とする。

【0020】

また、本発明の請求項8に記載の波形等化制御装置は、請求項7に記載の波形等化制御装置において、前記第1のステップサイズ設定値は前記第2のステップサイズ設定値より大きく、前記第2のステップサイズ設定値は前記第3のステップサイズ設定値より大きい、ことを特徴とする。

【0021】

また、本発明の請求項9に記載の波形等化制御装置は、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、前記誤差信号と閾値と第1のステップサイズ設定値と第2のステップサイズ設定値とを入力とし、前記タップ係数の更新のきざみであるステップサイズを決定するステップサイズ決定部と、前記誤差信号と、前記ステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、ことを特徴とする。

【0022】

また、本発明の請求項10に記載の波形等化制御装置は、請求項9に記載の波形等化制御装置において、前記ステップサイズ決定部は、前記誤差信号と、前記閾値とを比較する比較器と、前記比較器から出力される比較結果より、前記第1のステップサイズ設定値と、前記第2のステップサイズ設定値のどちらかを選択して、前記ステップサイズとして出力するセレクタとを備えた、ことを特徴とする。

【0023】

また、本発明の請求項11に記載の波形等化制御装置は、請求項10に記載の波形等化制御装置において、前記閾値の値は、前記誤差信号が該閾値以下の場合は前記波形等化装置がほぼ収束した状態となる値であり、前記ステップサイズ決定部は、前記誤差信号が前記閾値以下の場合前記第1のステップサイズ設定値を

、それ以外の場合は前記第2のステップサイズ設定値を前記ステップサイズとして出力する、ことを特徴とする。

【0024】

また、本発明の請求項12に記載の波形等化制御装置は、請求項11に記載の波形等化制御装置において、前記第1のステップサイズ設定値は、前記第2のステップサイズ設定値以下の値である、ことを特徴とする。

【0025】

また、本発明の請求項13に記載の波形等化制御装置は、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、前記誤差信号を2のべき乗の値を持つ量子化誤差信号に変換し出力する誤差量子化部と、前記量子化誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、ことを特徴とする。

【0026】

また、本発明の請求項14に記載の波形等化制御装置は、請求項13に記載の波形等化制御装置において、前記誤差量子化部は、前記誤差信号を、2のべき乗のうち前記誤差信号と同符号でかつ絶対値が前記誤差信号以下の最大値を持つ量子化誤差データに変換し出力する、ことを特徴とする。

【0027】

また、本発明の請求項15に記載の波形等化制御装置は、請求項13に記載の波形等化制御装置において、前記誤差量子化部は、前記誤差信号を、2のべき乗のうち前記誤差信号と同符号でかつ絶対値が前記誤差信号以上の最小値を持つ量子化誤差データに変換し出力する、ことを特徴とする。

【0028】

また、本発明の請求項16に記載の波形等化制御装置は、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、

前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、タップ係数更新に用いるデータを2のべき乗の値を持つ量子化データに変換し出力するデータ量子化部と、前記誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、前記量子化データとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、ことを特徴とする。

【0029】

また、本発明の請求項17に記載の波形等化制御装置は、請求項16に記載の波形等化制御装置において、前記データ量子化部は、前記タップ係数更新に用いるデータを、2のべき乗のうち前記タップ係数更新に用いるデータと同符号でかつ絶対値が前記タップ係数更新に用いるデータ以下の最大値を持つ量子化データに変換し出力する、ことを特徴とする。

【0030】

また、本発明の請求項18に記載の波形等化制御装置は、請求項16に記載の波形等化制御装置において、前記データ量子化部は、前記タップ係数更新に用いるデータを、2のべき乗のうち前記タップ係数更新に用いるデータと同符号でかつ絶対値が前記タップ係数更新に用いるデータ以上の最小値を持つ量子化データに変換し出力する、ことを特徴とする。

【0031】

また、本発明の請求項19に記載の波形等化制御装置は、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、前記タップ係数の更新のきざみであるステップサイズを2のべき乗の値を持つ量子化ステップサイズに変換し出力するステップサイズ量子化部と、前記誤差信号と、前記量子化ステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、ことを特徴とする。

【0032】

また、本発明の請求項20に記載の波形等化制御装置は、請求項19に記載の

波形等化制御装置において、前記ステップサイズ量子化部は、前記ステップサイズを、2のべき乗のうち、前記ステップサイズ以下の最大値を持つ量子化ステップサイズに変換し出力する、ことを特徴とする。

【0033】

また、本発明の請求項21に記載の波形等化制御装置は、請求項19に記載の波形等化制御装置において、前記ステップサイズ量子化部は、前記ステップサイズを、2のべき乗のうち、前記ステップサイズ以上の最小値を持つ量子化ステップサイズに変換し出力する、ことを特徴とする。

【0034】

また、本発明の請求項22に記載の波形等化制御装置は、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、前記誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部と、前記誤差信号を入力とし、前記係数更新量計算部がタップの係数更新量を複数シンボル間隔で計算するタイミングを制御する更新タイミング信号を出力する係数更新タイミング制御部とを備えた、ことを特徴とする。

【0035】

また、本発明の請求項23に記載の波形等化制御装置は、請求項22に記載の波形等化制御装置において、前記係数更新タイミング制御部は、前記係数更新量計算部が前記タップ係数更新量を計算するタイミングでかつ前記誤差信号が誤差なしを示す場合、前記係数更新量計算部が係数更新量を計算するタイミングを1シンボル分遅らせる、ことを特徴とする。

【0036】

また、本発明の請求項24に記載の波形等化制御装置は、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、

前記波形等化装置の出力信号を入力として、出力誤差信号を出力する出力誤差推定部と、前記出力誤差信号と前記出力信号とを入力とし、前記出力誤差信号の一部区間を一定割合で減じて、誤差信号を出力する係数更新用誤差生成部とを有する誤差推定部と、前記誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、ことを特徴とする。

【0037】

また、本発明の請求項25に記載の波形等化制御装置は、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号を入力として、出力誤差信号を出力する出力誤差推定部と、前記出力誤差信号と、前記出力信号と、前記波形等化装置の前記出力信号に含まれる誤りの割合を示すエラー信号とを入力とし誤差信号を出力する係数更新用誤差生成部とを有する誤差推定部と、前記誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えた、ことを特徴とする。

【0038】

また、本発明の請求項26に記載の波形等化制御装置は、請求項25に記載の波形等化制御装置において、前記係数更新用誤差生成部は、前記出力信号に含まれる誤りの割合が所定の割合より小さい場合は、前記誤差信号として前記出力誤差信号と同じ値を出力する、ことを特徴とする。

【0039】

【発明の実施の形態】

以下、本発明の実施の形態に係る波形等化制御装置について図面を参照しながら説明する。

(実施の形態1)

本実施の形態1における波形等化制御装置の構成について図を用いて説明する。図1は本実施の形態1における波形等化制御装置の構成図である。図1におい

て、101は波形等化装置であり、102は誤差推定部であり、103は係数更新量計算部であり、104はステップサイズ決定部であり、101Sは波形等化装置101の出力信号であり、102Sは誤差推定部102が出力する誤差信号であり、104Sはステップサイズ決定部104が出力するステップサイズであり、105Sは係数更新に用いるデータであり、106Sは係数更新量計算部103が出力するタップ係数更新量であり、107Sはステップサイズ上限値であり、108Sはステップサイズ下限値である。

【0040】

図2は本実施の形態1における波形等化制御装置が具備するステップサイズ決定部104の構成図である。図2において、201は乗算器であり、202は2乗誤差記憶部であり、203は2乗誤差の差の絶対値を出力する減算器であり、204は第1の比較器であり、205は第2の比較器であり、206は第3の比較器であり、207はステップサイズ記憶部であり、208はステップサイズ増減部であり、102Sはステップサイズ決定部104の入力である誤差信号であり、104Sはステップサイズ決定部104の出力であるステップサイズであり、107Sはステップサイズ上限値であり、108Sはステップサイズ下限値であり、201Sは2乗誤差であり、202Sは2乗誤差の差の絶対値である。

【0041】

実施の形態1における波形等化制御装置の動作について図を用いて説明する。波形等化装置101から出力された出力信号101Sに基づいて誤差推定部102はタップ係数更新に用いるために誤差を推定し、該推定した誤差を誤差信号102Sとして出力する。ステップサイズ決定部104は誤差信号102Sと、ステップサイズの上限を決定する値であるステップサイズ上限値107Sと、ステップサイズの下限を決定する値であるステップサイズ下限値108Sとを入力とし、ステップサイズ下限値108S以上かつステップサイズ上限値107S以下の範囲内で、誤差信号102Sに応じて値を変化させたステップサイズ104Sを出力する。係数更新量計算部103は、誤差信号102Sとステップサイズ104Sとデータ105Sとを入力とし、これらの乗算を行なって、タップ係数更新量106Sを出力する。

【0042】

次にステップサイズ決定部104の動作を説明する。誤差信号102Sを乗算器201を用いて2乗し、2乗誤差201Sを生成する。2乗誤差記憶部202は前回の係数更新時の2乗誤差を記憶している。減算器203は2乗誤差201Sと、前記前回の係数更新時の2乗誤差との差の絶対値を計算し、それを2乗誤差の差202Sとして出力する。2乗誤差記憶部202は今回の2乗誤差201Sを記憶する。第1の比較器204は2乗誤差201Sと第1の閾値を比較する。第2の比較器205は2乗誤差201Sと第2の閾値を比較する。第3の比較器206は2乗誤差の差202Sと第3の閾値を比較する。ステップサイズ増減部208には、第1の比較器204の比較結果と第2の比較器205の比較結果と第3の比較器206の比較結果とステップサイズ記憶部207が記憶している前記前回の係数更新時のステップサイズとステップサイズ上限値107Sとステップサイズ下限値108Sが入力される。

【0043】

また、前記第2の閾値の値は、2乗誤差201Sがその値よりも大きければ、波形等化装置101がその伝送路歪みを軽減する波形等化動作が制御不能な状態である発散傾向となる値であり、前記第1の閾値の値は、2乗誤差201Sがその値よりも小さければ、波形等化装置101はその波形等化動作が収束中か、収束完了かのどちらかの状態となる値であり、前記第3の閾値の値は、2乗誤差201Sが、前記第1の閾値よりも小さい場合に、2乗誤差の差の絶対値202Sが前記第3の閾値以上である場合は、波形等化装置101は収束中の状態となる値であり、前記第3の閾値以下である場合は、波形等化装置101は収束が完了している状態となる値である。

【0044】

実際には、これら第1ないし第3の閾値の値は設計者の判断によりそれぞれ設定される。

即ち、前記第2の閾値の値は、2乗誤差201Sがその値よりも大きければ、波形等化装置101はその波形等化動作が発散傾向にあると、設計者により判断される値に設定される値であり、前記第1の閾値の値は、2乗誤差201Sがそ

の値よりも小さければ、波形等化装置101はその波形等化動作が収束中か、収束完了かのどちらかであると、判断される値に設定される値であり、前記第3の閾値の値は、2乗誤差201Sが、前記第1の閾値よりも小さい場合に、2乗誤差の差の絶対値202Sが前記第3の閾値以上である場合は、波形等化装置101は収束中であると判断され、前記第3の閾値以下である場合は、波形等化装置101は収束が完了していると、判断される値に設定される値である。

【0045】

次にステップサイズ増減部208の動作について図を用いて説明する。図3は、本実施の形態1における波形等化制御装置のステップサイズ増減部208の動作を説明するための説明図である。まず、第2の比較器205の比較結果より2乗誤差201Sが第2の閾値よりも大きいと判定された場合、波形等化装置101は発散傾向にあると判断されるので、ステップサイズ増減部208は、前回のステップサイズから一定量減少させた新しいステップサイズを求める。第1の比較器204および第2の比較器205の比較結果より2乗誤差201Sが第1の閾値以上かつ第2の閾値以下であると判定された場合、波形等化装置101は安定に動作中であると判断されるので、ステップサイズ増減部208は、前回のステップサイズと同一の新しいステップサイズを求める。第1の比較器204の比較結果より2乗誤差201Sが第1の閾値よりも小さいと判定された場合、さらに第3の比較器206の比較結果より2乗誤差の差の絶対値202Sが第3の閾値以上であると判定された場合、波形等化装置101は収束中であると判断されるので、さらに収束速度を速めるためにステップサイズ増減部208は、前回のステップサイズから一定量増加させた新しいステップサイズを求める。第1の比較器204の比較結果および第3の比較器206の比較結果より2乗誤差201Sが第1の閾値よりも小さくかつ2乗誤差の差の絶対値202Sが第3の閾値以下であると判定された場合、波形等化装置101はほぼ収束が完了したと判断されるので、低C/N時の安定性を確保するために、ステップサイズ増減部208は、前回のステップサイズから一定量減少させた新しいステップサイズを求める。

【0046】

さらに、ステップサイズ増減部208は、前記新しいステップサイズがステップサイズ上限値107S以上の場合にはステップサイズ上限値107Sをステップサイズ104Sとして出力し、前記新しいステップサイズがステップサイズ下限値108S以下の場合はステップサイズ下限値108Sをステップサイズ104Sとして出力し、それ以外の場合は前記新しいステップサイズをステップサイズ104Sとして出力する。

【0047】

このように、本実施の形態1による波形等化制御装置によれば、波形等化装置の出力信号より該出力信号の誤差を推定した誤差信号の2乗である2乗誤差信号と、前回の更新時の2乗誤差信号と前記2乗誤差信号との差の絶対値である2乗誤差の差との値より、波形等化装置の状態を判断して、それに応じて適切なステップサイズを増減して求めることとしたので、収束速度が速くかつ低C/N時の安定性も高い波形等化制御装置が実現できるという効果を有する。

【0048】

なお、本実施の形態1では、ステップサイズの増減の指標として2乗誤差を用いたが、ステップサイズの増減の指標は2乗誤差だけに限定されるものではなく、誤差のn乗（nは3以上の整数）でも同様の機能が達成できる。

【0049】

(実施の形態2)

本実施の形態2における波形等化制御装置の構成について図を用いて説明する。図4は本実施の形態2における波形等化制御装置の構成図である。図4において、101は波形等化装置であり、102は誤差推定部であり、103は係数更新量計算部であり、401は信号判定部であり、402はステップサイズ決定部であり、101Sは波形等化装置101の出力信号あり、102Sは誤差推定部102が出力する誤差信号であり、104Sはステップサイズ決定部402が出力するステップサイズであり、105Sは係数更新に用いるデータであり、106Sはタップ係数更新量であり、401Sは判定信号である。

【0050】

本実施の形態2における波形等化制御装置の動作について図を用いて説明する

。波形等化装置101から出力された出力信号101Sから、誤差推定部102はタップ係数更新に用いるために誤差を推定し、該推定した誤差を誤差信号102Sとして出力する。信号判定部401は出力信号101Sの判定誤り確率の大小を判定し、判定信号401Sとして出力する。

【0051】

波形等化装置101の入力がDTV信号である場合を例にとって説明する。図5に、判定信号401Sと出力信号101Sとの関係を示している。図20、図21において、セグメント同期信号3103、およびフィールド同期中のPN511信号3201、およびPN63信号3202は予めシンボル値がわかっているため出力信号101Sの判定誤りは発生しない。この場合、誤差信号102Sは常に正しい値を示し、判定信号401Sとしては“0”を出力する。コントロール信号3203は、8値のDTV信号にあって、2値しかとり得ないため出力信号101Sの判定誤りが発生する確率は低い。この場合、誤差信号102Sはほぼ正しい値を示し、判定信号401Sとしては“1”を出力する。それ以外の信号は8値のDTV信号にあって、8値全てを取り得るため出力信号101Sの判定誤りが発生する確率は高い。この場合、誤差信号102Sは正しい値を示す確率が低くなり、判定信号401Sとしては“2”を出力する。

【0052】

ステップサイズ決定部402は、判定信号401Sの値によってあらかじめ設定されている3種類のステップサイズから選択して、ステップサイズ104Sを出力する。判定信号401Sが“0”的場合、最も大きなステップサイズを、判定信号401Sが1の場合、2番目に大きなステップサイズを、判定信号401Sが2の場合、最も小さなステップサイズを、ステップサイズ104Sとして出力する。係数更新量計算部103は、誤差信号102Sとステップサイズ104Sとデータ105Sとを入力とし、それらの乗算を行なって、タップ係数更新量106Sを出力する。

【0053】

このように、本実施の形態2による波形等化制御装置によれば、信号判定部で、出力信号の判定誤りが発生する確率に応じた判定信号を出力し、ステップサイ

ズ決定部で、該判定信号に対応したあらかじめ設定されたステップサイズを出力することとしたので、出力信号の判定誤り確率に応じてステップサイズの値を切換えることができ、誤差信号が正しい場合にはタップ係数更新量が大きくなるため、収束速度を向上させることが可能となり、収束速度が速くかつ低C/N時の安定性も高い波形等化装置が実現できるという効果を有する。

【0054】

なお、本実施の形態2では、入力がDTV信号である場合について説明したが、入力はDTV信号だけに限られるものではない。また、判定信号を3段階に設定したが、これに限るものではなく2段階でも4段階以上でも可能である。また、判定信号の信号値も“0”、“1”、“2”に限られるものではない。選択されるステップサイズも3通りに限られるものではなく、2通りでも4通り以上でも良い。

【0055】

(実施の形態3)

本実施の形態3における波形等化制御装置の構成について図を用いて説明する。図6は本実施の形態3における波形等化制御装置の構成図である。図6において、101は波形等化装置であり、102は誤差推定部であり、103は係数更新量計算部であり、601はステップサイズ決定部であり、602は比較器であり、603はセレクタであり、101Sは波形等化装置101の出力信号であり、102Sは誤差推定部102が出力する誤差信号であり、104Sはステップサイズ決定部601が出力するステップサイズであり、105Sは係数更新に用いるデータであり、106Sはタップ係数更新量であり、601Sは閾値であり、602Sは第1のステップサイズ設定値であり、603Sは第2のステップサイズ設定値である。

【0056】

実施の形態3における波形等化制御装置の動作について図を用いて説明する。波形等化装置101から出力された出力信号101Sに基づいて誤差推定部102はタップ係数更新に用いるために誤差を推定し、該推定した誤差を誤差信号102Sとして出力する。比較器602は誤差信号102Sの絶対値と閾値601

Sの値を比較する。比較器602の比較結果より、誤差信号102Sの絶対値が閾値601S以下の場合、セレクタ603は第1のステップサイズ設定値602Sをステップサイズ104Sとして出力する。比較器602の比較結果より、誤差信号102Sの絶対値が閾値601Sを超える場合、セレクタ603は第1のステップサイズ602Sより大きいステップサイズである第2のステップサイズ設定値603Sをステップサイズ104Sとして出力する。係数更新量計算部103は、誤差信号102Sとステップサイズ104Sとデータ105Sとを入力とし、それらの乗算を行なって、タップ係数更新量106Sを出力する。

閾値601Sの値は、誤差信号102Sが閾値601S以下の場合は波形等化装置101がほぼ収束した状態であるような値とする。

【0057】

このように、本実施の形態3による波形等化制御装置によれば、波形等化装置の出力信号より該出力信号の誤差を推定した誤差信号の大小によって、ステップサイズの大きさを切換えることとしたので、誤差が大きい、すなわち未だ波形等化装置が収束していない段階では大きなステップサイズを用いることにより収束速度を向上させ、誤差が小さい、すなわち波形等化装置がほぼ収束した段階では小さなステップサイズを用いることにより低C/N時の安定性を確保でき、収束速度が速くかつ低C/N時の安定性も高い波形等化装置を得ることができるという効果を有する。

【0058】

なお、本実施の形態3では、2段階にステップサイズを切換えたが、閾値を比較器602に複数入力し、その比較結果に応じて3段階以上のステップサイズをセレクタ603で選択してもよい。

【0059】

(実施の形態4)

本実施の形態4における波形等化制御装置の構成について図を用いて説明する。図7は本実施の形態4における波形等化制御装置の構成図である。図7において、101は波形等化装置であり、102は誤差推定部であり、701は誤差量子化部であり、702は係数更新量計算部であり、101Sは波形等化装置の出

力信号であり、102Sは誤差推定部102が出力する誤差信号であり、104Sはステップサイズであり、105Sは係数更新に用いるデータであり、106Sはタップ係数更新量であり、701Sは量子化誤差である。

【0060】

実施の形態4における波形等化制御装置の動作について図を用いて説明する。波形等化装置101から出力された出力信号101Sに基づいて誤差推定部102はタップ係数更新に用いるために誤差を推定し、該推定した誤差を誤差信号102Sとして出力する。誤差量子化部701は、誤差信号102Sを2のべき乗のうち、102Sと同符号かつ絶対値が102S以下の最大の絶対値を持つ量子化誤差信号701Sに変換し出力する。図8に、誤差信号102Sとそれを変換した量子化誤差信号701Sとの関係を示している。なお、102Sが“0”的場合は、701Sも“0”とする。係数更新量計算部702は、量子化誤差信号701Sとステップサイズ104Sとデータ105Sとを入力とし、従来は2回の乗算で行なっていた処理を、2のべき乗の値または“0”しか知らない量子化誤差信号701Sを用いることにより、誤差を乗算する処理がシフト演算で代用可能となるため、1回の乗算と1回のシフト演算でこれを代用し、タップ係数更新量106Sを出力する。

【0061】

このように、本実施の形態4による波形等化制御装置によれば、誤差信号を誤差量子化部で量子化誤差に変換し、該量子化誤差を用いてタップ係数更新量を求ることとしたので、係数更新量計算部において乗算をシフト演算に置換することが可能となり、回路規模削減が達成できる効果を有する。

【0062】

なお、本実施の形態4では、誤差信号102Sを量子化誤差信号701Sに変換する際、図8に示すような変換を行なったが、誤差信号102Sを2のべき乗のうち、102Sと同符号で絶対値が102Sの絶対値以上の最小の絶対値を持つ量子化誤差信号701Sに変換してもよいし、誤差信号102Sを2のべき乗のうち、102Sと同符号で絶対値が102Sの絶対値に最も近い絶対値を持つ量子化誤差信号701Sに変換してもよい。

【0063】

(実施の形態5)

本実施の形態5における波形等化制御装置の構成について図を用いて説明する。図9は本実施の形態5における波形等化制御装置の構成図である。図9において、101は波形等化装置であり、102は誤差推定部であり、901はデータ量子化部であり、902は係数更新量計算部であり、101Sは波形等化装置101の出力信号であり、102Sは誤差推定部102が出力する誤差信号であり、104Sはステップサイズであり、105Sは係数更新に用いるデータであり、106Sはタップ係数更新量であり、901Sは量子化データである。

【0064】

実施の形態5における波形等化制御装置の動作について図を用いて説明する。波形等化装置101から出力された出力信号101Sに基づいて誤差推定部102はタップ係数更新に用いるために誤差を推定し、該推定した誤差を誤差信号102Sとして出力する。データ量子化部901は、データ105Sを2のべき乗のうち、105Sと同符号で絶対値がデータ105S以下の最大の絶対値を持つ量子化データ901Sに変換し出力する。図10に、データ105Sとそれを変換した量子化データ901Sとの関係を示している。なお、データ105Sが“0”的場合は、901Sも“0”とする。係数更新量計算部902は、誤差信号201Sとステップサイズ104Sと量子化データ901Sとを入力とし、従来2回の乗算で行なっていた処理を、2のべき乗の値または“0”しか知らない量子化データ901Sを用いることにより、誤差を乗算する処理がシフト演算で代用可能となるため、1回の乗算と1回のシフト演算でこれを代用し、タップ係数更新量106Sを出力する。

【0065】

このように、本実施の形態5による波形等化制御装置によれば、データをデータ量子化部で量子化データに変換し、該量子化データを用いてタップ係数更新量を求めることしたので、係数更新量計算部において乗算をシフト演算に置換することが可能となり、回路規模削減が達成できる効果を有する。

【0066】

なお、本実施の形態5では、データ105Sを量子化データ901Sに変換する際、図10に示すような変換を行なったが、データ105Sを2のべき乗のうち、105Sと同符号で絶対値が105Sの絶対値以上の最小の絶対値を持つ量子化データ901Sに変換してもよいし、データ105Sを2のべき乗のうち、105Sと同符号で絶対値が105Sの絶対値に最も近い絶対値を持つ量子化データ901Sに変換してもよい。

【0067】

(実施の形態6)

本実施の形態6における波形等化制御装置の構成について図を用いて説明する。図11は本実施の形態6における波形等化制御装置の構成図である。図11において、101は波形等化装置であり、102は誤差推定部であり、1101はステップサイズ量子化部であり、1102は係数更新量計算部であり、101Sは波形等化装置101の出力信号であり、102Sは誤差推定部102が出力する誤差信号であり、104Sはステップサイズであり、105Sは係数更新に用いるデータであり、106Sはタップ係数更新量であり、1101Sは量子化ステップサイズである。

【0068】

実施の形態6における波形等化制御装置の動作について図を用いて説明する。波形等化装置101から出力された出力信号101Sに基づき誤差推定部102はタップ係数更新に用いるために誤差を推定し、該推定した誤差を誤差信号102Sとして出力する。ステップサイズ量子化部1101は、ステップサイズ104Sを2のべき乗のうち、104S以下の最大の値を持つ量子化ステップサイズ1101Sに変換し出力する。図12に、ステップサイズ104Sとそれを変換した量子化ステップサイズとの関係を示している。なお、104Sが“0”的場合は、1101Sも“0”とする。係数更新量計算部1102は、誤差信号201Sと量子化ステップサイズ1101Sとデータ105Sとを入力とし、従来2回の乗算で行なっていた処理を、2のべき乗の値または“0”しかとらない量子化ステップサイズ1101Sを用いることにより、誤差を乗算する処理がシフト演算で代用可能となるため、1回の乗算と1回のシフト演算で代用し、タップ係

数更新量106Sを出力する。

【0069】

このように、本実施の形態6による波形等化制御装置によれば、ステップサイズをステップサイズ量子化部で量子化ステップサイズ1101Sに変換し、該量子化ステップサイズを用いてタップ係数更新量を求めるこことしたので、係数更新量計算部において乗算をシフト演算に置換することが可能となり、回路規模削減が達成できる効果を有する。

【0070】

なお、本実施の形態6では、ステップサイズ104Sを量子化ステップサイズ1101Sに変換する際、図12に示すような変換を行なったが、ステップサイズ104Sを2のべき乗のうち、105S以上の最小の値を持つ量子化ステップサイズ1101Sに変換してもよいし、ステップサイズ104Sを2のべき乗のうち、104Sに最も近い値を持つ量子化ステップサイズ1101Sに変換してもよい。

【0071】

(実施の形態7)

本実施の形態7における波形等化制御装置の構成について図を用いて説明する。図13は本実施の形態7における波形等化制御装置の構成図である。図13において、101は波形等化装置であり、102は誤差推定部であり、1301は係数更新タイミング制御部であり、1302は係数更新量計算部であり、1301Sは更新タイミング信号であり、101Sは波形等化装置101の出力信号であり、102Sは誤差信号であり、104Sはステップサイズであり、105Sは係数更新に用いるデータであり、106Sはタップ係数更新量である。

【0072】

実施の形態7における波形等化制御装置の動作について図を用いて説明する。図14に本実施の形態7における波形等化制御装置のタップ係数更新のタイミングを説明する図を示す。波形等化装置101から出力された出力信号101Sに基づき誤差推定部102はタップ係数更新に用いるために誤差を推定し、該推定した誤差を誤差信号102Sとして出力する。係数更新タイミング制御部130

1は図14 (d) に示すように前回の係数更新タイミングから一定のシンボル間隔（ここではnシンボルとしている。但し n は 1 以上の整数とする）以上経過し、かつ、誤差信号 102S が “0” でない最初のシンボルで更新タイミング信号 1301S を ON にする。それ以外のシンボルでは更新タイミング信号 1301S を OFF にする。係数更新量計算部 1302 は更新タイミング信号 1301S が ON の時のみ、誤差信号 102S とステップサイズ 104S とデータ 105S とを入力とし、それらの乗算を行なって、タップ係数更新量 106S を出力する。

【0073】

従来の波形等化制御装置は図14 (b) に示すように一定のシンボル間隔（ここではnシンボルとしている。nは1以上の整数）で係数更新量計算部がタップ係数更新量 106S を出力していた。従来は Stop & Go アルゴリズムを用いているので、図22 (b) に示すように誤差推定部 102 の出力である誤差信号 102S は約 1/2 の確率で “0” となる。タップ係数更新量 106S は $-a \times e_n \times d_i$ なので、誤差信号 102S が “0”、すなわち、 $e_n = 0$ であると、タップ係数更新量 106S は “0” となる。すなわち、係数更新量計算部は n シンボルに 1 回、タップ係数更新量 106S を出力するが、その約半数は “0” であり、実質的な係数更新間隔は図14 (c) に示すように 2n シンボルであった。

これに対し、本実施の形態 7 の例では、図14 (d) に示す通り、実質的な係数更新間隔は $(n + 1)$ シンボル程度であり、従来の約半分に短縮できている。

【0074】

このように、本実施の形態 7 による波形等化制御装置によれば、係数更新タイミング制御部を付加し、その出力である更新タイミング信号で係数更新量計算部を制御することとしたので、実質的な係数更新間隔を大幅に短縮し、波形等化装置の収束速度を向上させることが可能であるという効果を有する。

【0075】

(実施の形態 8)

本実施の形態 8 における波形等化制御装置の構成について図を用いて説明する

。図15は本実施の形態8における波形等化制御装置の構成図である。図15において、101は波形等化装置であり、103は係数更新量計算部であり、1501は誤差推定部であり、1502は出力誤差推定部であり、1503は係数更新用誤差生成部であり、101Sは波形等化装置101の出力信号であり、1501Sは出力誤差信号であり、1502Sは誤差信号であり、104Sはステップサイズであり、105Sは係数更新に用いるデータであり、106Sはタップ係数更新量である。

【0076】

実施の形態8における波形等化制御装置の動作について、図を用いて説明する。ここでは、波形等化装置の入力がDTV信号である場合を例に取っている。波形等化装置101の出力である出力信号101Sに基づき出力誤差推定部1502で最も確からしいシンボル値との誤差である出力誤差信号1501Sを推定する。係数更新用誤差生成部1503は出力誤差信号1501Sと出力信号101Sとを入力とし、図22(b)に示すようにStop&Goアルゴリズムでは“0”を出力していた出力誤差信号1501Sについて、出力誤差信号1501Sの25%の値を誤差信号1502Sとして出力する。図16に出力誤差信号1501Sと誤差信号1502Sとの関係を示す。係数更新量計算部103は、誤差信号1502Sとステップサイズ104Sとデータ105Sとを入力とし、それらの乗算を行なって、タップ係数更新量106Sを出力する。

【0077】

このように、本実施の形態8による波形等化制御装置によれば、Stop&Goアルゴリズムでは係数更新用誤差生成部が出力誤差信号を“0”に変換して誤差信号として出力していたものを、出力誤差信号の25%の値に変換して誤差信号として出力することとしたので、タップ係数の更新に使える誤差信号が多くなり、波形等化装置の収束速度を向上させることが可能であるという効果を有する。

【0078】

なお、本実施の形態8では、入力がDTV信号である場合について説明したが、入力はDTV信号だけに限られるものではない。また、係数更新用誤差生成部

で変換する際に用いる比率である25%はこの値に限られるものではない。

【0079】

(実施の形態9)

本実施の形態9における波形等化制御装置の構成について図を用いて説明する。図17は本実施の形態9における波形等化制御装置の構成図である。図17において、101は波形等化装置であり、103は係数更新量計算部であり、1701は誤差推定部であり、1502は出力誤差推定部であり、1702は係数更新用誤差生成部であり、1501Sは出力誤差信号であり、1701Sは誤差信号であり、101Sは波形等化装置101の出力信号であり、104Sはステップサイズであり、105Sは係数更新に用いるデータであり、106Sは係数更新量計算部103が出力するタップ係数更新量であり、1702Sは波形等化装置101の出力信号に含まれる誤りの割合が一定値以下であるか否かを示すエラー信号である。

【0080】

実施の形態9における波形等化制御装置の動作について図を用いて説明する。ここでは、波形等化装置の入力がDTV信号である場合を例に取っている。波形等化装置の出力である出力信号101Sから出力誤差推定部1502で最も確からしいシンボル値との誤差である出力誤差信号1501Sを推定する。エラー信号1702Sは波形等化装置の出力信号101Sに含まれる誤りの割合を示す誤り率が所定の値、例えば10%以上になった場合ONになり、それ以外の場合OFFとなる。係数更新用誤差生成部1702は出力誤差信号1501Sと出力信号101Sとエラー信号1702Sとを入力し、エラー信号1702SがONの場合は従来通りStop&Goアルゴリズムに基づき図22(b)に示す誤差信号と同様の信号を出力する。一方、エラー信号1702SがOFFの場合は出力誤差信号1501Sはほとんど正しい値を示しているため、Stop&Goアルゴリズムに基づく変換をやめ、出力誤差信号1501Sをそのまま誤差信号1701Sとして出力する。図18にエラー信号1702SがOFFの場合の出力誤差信号1501Sと誤差信号1701Sとの関係を示す。係数更新量計算部103は、誤差信号1701Sとステップサイズ104Sとデータ105Sとを入力

とし、それらの乗算を行なって、タップ係数更新量106Sを出力する。

【0081】

このように、本実施の形態9による波形等化制御装置によれば、S t o p & G oアルゴリズムでは係数更新用誤差生成部が出力誤差信号を“0”に変換して誤差信号として出力していたものを、エラー信号がOFFの場合には“0”に変換するのをやめてそのまま出力することとしたので、タップの係数更新に使える誤差信号が多くなり、波形等化装置の収束速度を向上させることが可能であるという効果を有する。

【0082】

なお、本実施の形態9では、入力がDTV信号である場合について説明したが、入力はDTV信号だけに限られるものではない。また、エラー信号のONとOFFを切替える誤り率の閾値を10%としたがこの値に限られるものではない。

【0083】

【発明の効果】

以上のように、本発明の請求項1に記載の波形等化制御装置によれば、入力信号の伝送路歪みを最小2乗誤差アルゴリズム（以下、LMSアルゴリズムと称す）に基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、前記誤差信号と前記タップ係数の更新のきざみであるステップサイズの上限値と下限値とを入力とし、該ステップサイズ上限値以下かつ該ステップサイズ下限値以上の範囲で該誤差信号に応じた大きさのステップサイズを適応的に生成し、出力するステップサイズ決定部と、前記誤差信号と、前記ステップサイズと、タップ係数更新に用いるデータとにに基づいてタップ係数更新量を計算する係数更新量計算部とを備えたので、入力信号の伝送路歪みが変動した場合の追従性や初期動作時の収束速度が速く、かつ、ノイズの影響を受けにくく低C/N時の安定性も高い、波形等化制御装置を得ることができるという効果を有する。

【0084】

また、本発明の請求項2に記載の波形等化制御装置によれば、請求項1に記載

の波形等化制御装置において、前記ステップサイズ決定部は、前記誤差信号を2乗して2乗誤差を生成する乗算器と、前回の係数更新時の2乗誤差を記憶している2乗誤差記憶部と、前記乗算器の出力する2乗誤差と前記2乗誤差記憶部が記憶している前回のタップ係数更新時の2乗誤差との差を生成する減算器と、前記2乗誤差と第1の閾値とを比較する第1の比較器と、前記2乗誤差と第2の閾値とを比較する第2の比較器と、前記2乗誤差の差の絶対値と第3の閾値とを比較する第3の比較器と、前回のタップ係数更新時に使用したステップサイズを記憶するステップサイズ記憶部と、前記ステップサイズ記憶部が記憶したステップサイズと、前記第1の比較器の出力と、前記第2の比較器の出力と、前記第3の比較器の出力と、前記ステップサイズ上限値と、前記ステップサイズ下限値と、を入力とし、今回のタップ係数更新に使用するステップサイズを生成するステップサイズ増減部とを備えたので、入力信号の伝送路歪みが変動した場合の追従性や初期動作時の収束速度が速く、かつ、ノイズの影響を受けにくく低C/N時の安定性も高い、波形等化制御装置を得ることができるという効果を有する。

【0085】

また、本発明の請求項3に記載の波形等化制御装置によれば、請求項2に記載の波形等化制御装置において、前記第2の閾値の値は、前記2乗誤差がその値よりも大きければ、前記波形等化装置が伝送路歪みを低減する波形等化動作が制御不能な状態である発散傾向となる値であり、前記第1の閾値の値は、前記2乗誤差がその値よりも小さければ、前記波形等化装置が伝送路歪みを低減する波形等化動作の収束中か、収束完了かのどちらかの状態となる値であり、前記第3の閾値の値は、前記2乗誤差が、前記第1の閾値よりも小さい場合に、前記2乗誤差の差の絶対値が前記第3の閾値よりも大きい場合は、前記波形等化装置が収束中の状態となる値であり、前記第3の閾値以下である場合は、前記波形等化装置が収束を完了している状態となる値であり、前記ステップサイズ増減部は、前記第1の比較器及び前記第2の比較器の比較結果より、2乗誤差が第2の閾値より大きい場合は、ステップサイズを一定量減少させ、前記2乗誤差が第1の閾値より小さくかつ前記2乗誤差の差の絶対値が第3の閾値以下である場合は、ステップサイズを一定量減少させ、前記2乗誤差が第1の閾値よりも小さく、かつ前記2

乗誤差の差の絶対値が第3の閾値よりも大きい場合は、ステップサイズを一定量増加させ、それ以外の場合はステップサイズを変化させないこととしたので、波形等化装置の状態に応じて適切なステップサイズを増減することにより、入力信号の伝送路歪みが変動した場合の追従性や初期動作時の収束速度が速く、かつ、ノイズの影響を受けにくく低C/N時の安定性も高い、波形等化制御装置を得ることができるという効果を有する。

【0086】

また、本発明の請求項4に記載の波形等化制御装置によれば、請求項2に記載の波形等化制御装置において、前記第2の閾値の値は、前記2乗誤差がその値よりも大きければ、前記波形等化装置が発散傾向となる値であり、前記第1の閾値の値は、前記2乗誤差がその値よりも小さければ、前記波形等化装置が収束中か、収束完了かのどちらかの状態となる値であり、前記第3の閾値の値は、前記2乗誤差が、前記第1の閾値よりも小さい場合に、前記2乗誤差の差の絶対値が前記第3の閾値よりも大きい場合は、前記波形等化装置が収束中の状態となる値であり、前記第3の閾値以下である場合は、前記波形等化装置が収束を完了する状態となる値であり、前記ステップサイズ増減部は前記第1の比較器と前記第2の比較器の比較結果より、2乗誤差が第2の閾値より大きい場合は、ステップサイズを一定割合減少させ、前記2乗誤差が第1の閾値より小さくかつ前記2乗誤差の差の絶対値が第3の閾値以下である場合は、ステップサイズを一定割合減少させ、前記2乗誤差が第1の閾値よりも小さく、かつ前記2乗誤差の差の絶対値が第3の閾値よりも大きい場合は、ステップサイズを一定割合増加させ、それ以外の場合は、ステップサイズを変化させることとしたので、波形等化装置の状態に応じて適切なステップサイズを増減することにより、入力信号の伝送路歪みが変動した場合の追従性や初期動作時の収束速度が速く、かつ、ノイズの影響を受けにくく低C/N時の安定性も高い、波形等化制御装置を得ることができるという効果を有する。

【0087】

また、本発明の請求項5に記載の波形等化制御装置によれば、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等

化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であつて、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、前記出力信号の判定誤り確率の大小を判定し、判定信号を出力する信号判定部と、前記判定信号を入力とし、前記タップ係数の更新のきざみであるステップサイズとして該判定信号に応じた大きさの値を出力するステップサイズ決定部と、前記誤差信号と、前記ステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えたので、前記出力信号の判定誤りの確率に応じてステップサイズを大きくすることが可能となり、入力信号の伝送歪みが変動した場合の追従性や初期動作時の収束速度が速い、波形等化制御装置を得ることができるという効果を有する。

【0088】

また、本発明の請求項6に記載の波形等化制御装置によれば、請求項5に記載の波形等化制御装置において、前記信号判定部は、前記出力信号が既知であることを示す場合と、前記出力信号の判定誤りの確率が小さいことを示す場合と、前記出力信号の判定誤りの確率が大きいことを示す場合と、の3通りの判定信号を出力することとしたので、前記出力信号の判定誤りの確率に応じてステップサイズを増減することが可能となり、入力信号の伝送歪みが変動した場合の追従性や初期動作時の収束速度が速い、波形等化制御装置を得ることができるという効果を有する。

【0089】

また、本発明の請求項7に記載の波形等化制御装置によれば、請求項6に記載の波形等化制御装置において、前記ステップサイズ決定部は、前記判定信号が前記出力信号が既知であることを示す場合は、第1のステップサイズ設定値を前記ステップサイズとして出力し、前記出力信号の判定誤りの確率が小さいことを示す場合は第2のステップサイズ設定値を出力し、前記出力信号の判定誤りの確率が大きいことを示す場合は第3のステップサイズ設定値を出力するとのことで、前記出力信号の判定誤りの確率に応じてステップサイズを増減することが可能となり、入力信号の伝送歪みが変動した場合の追従性や初期動作時の収束速度が速い、波形等化制御装置を得ることができるという効果を有する。

【0090】

また、本発明の請求項8に記載の波形等化制御装置によれば、請求項7に記載の波形等化制御装置において、前記第1のステップサイズ設定値は前記第2のステップサイズ設定値より大きく、前記第2のステップサイズ設定値は前記第3のステップサイズ設定値より大きいこととしたので、前記出力信号の判定誤りが少ない区間ほどステップサイズを大きくすることが可能となり、入力信号の伝送歪みが変動した場合の追従性や初期動作時の収束速度が速い、波形等化制御装置を得ることができるという効果を有する。

【0091】

また、本発明の請求項9に記載の波形等化制御装置によれば、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、前記誤差信号と閾値と第1のステップサイズ設定値と第2のステップサイズ設定値とを入力とし、前記タップ係数の更新のきざみであるステップサイズを決定するステップサイズ決定部と、前記誤差信号と、前記ステップサイズと、タップ係数更新に用いるデータとにに基づいてタップ係数更新量を計算する係数更新量計算部とを備えたので、前記誤差信号と前記閾値との関係よりステップサイズを選択することができ、入力信号の伝送路歪みが変動した場合の追従性や初期動作時の収束速度が速い、波形等化制御装置を得ることができるという効果を有する。

【0092】

また、本発明の請求項10に記載の波形等化制御装置によれば、請求項9に記載の波形等化制御装置において、前記ステップサイズ決定部は、前記誤差信号と、前記閾値とを比較する比較器と、前記比較器から出力される比較結果より、前記第1のステップサイズ設定値と、前記第2のステップサイズ設定値のどちらかを選択して、前記ステップサイズとして出力するセレクタとを備えたので、前記誤差信号と前記閾値との比較結果よりステップサイズを選択することができ、入力信号の伝送路歪みが変動した場合の追従性や初期動作時の収束速度が速い、波

形等化制御装置を得ることができるという効果を有する。

【0093】

また、本発明の請求項11に記載の波形等化制御装置によれば、請求項10に記載の波形等化制御装置において、前記閾値の値は、前記誤差信号が該閾値以下の場合は前記波形等化装置がほぼ収束した状態となる値であり、前記ステップサイズ決定部は、前記誤差信号が前記閾値以下の場合前記第1のステップサイズ設定値を、それ以外の場合は前記第2のステップサイズ設定値を前記ステップサイズとして出力することとしたので、前記誤差信号と前記閾値との比較結果より波形等化装置の状態を判断して、ステップサイズを選択することができ、入力信号の伝送路歪みが変動した場合の追従性や初期動作時の収束速度が速い、波形等化制御装置を得ることができるという効果を有する。

【0094】

また、本発明の請求項12に記載の波形等化制御装置によれば、請求項11に記載の波形等化制御装置において、前記第1のステップサイズ設定値は、前記第2のステップサイズ設定値以下の値であることとしたので、前記比較器で前記誤差信号の大きさを判定し、誤差信号の値が大きい場合波形等化装置が未だ収束していないと判断して大きなステップサイズを選択でき、歪みが変動した場合の追従性や初期動作時の収束速度が速い、波形等化制御装置を得ることができるという効果を有する。

【0095】

また、本発明の請求項13に記載の波形等化制御装置によれば、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、前記誤差信号を2のべき乗の値を持つ量子化誤差信号に変換し出力する誤差量子化部と、前記量子化誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えたので、従来は2回の乗算の処理が必要であったが、1回の乗算と1回のシフト演算で代用でき、従来

と同様の性能を達成しながら回路規模が小さい波形等化制御装置を得ることができるという効果を有する。

【0096】

また、本発明の請求項14に記載の波形等化制御装置によれば、請求項13に記載の波形等化制御装置において、前記誤差量子化部は、前記誤差信号を、2のべき乗のうち前記誤差信号と同符号でかつ絶対値が前記誤差信号以下の最大値を持つ量子化誤差データに変換し出力することとしたので、タップ係数更新量を求めるのに従来は2回の乗算の処理が必要であったが、1回の乗算と1回のシフト演算で代用でき、従来と同様の性能を達成しながら回路規模が小さい波形等化制御装置を得ることができるという効果を有する。

【0097】

また、本発明の請求項15に記載の波形等化制御装置によれば、請求項13に記載の波形等化制御装置において、前記誤差量子化部は、前記誤差信号を、2のべき乗のうち前記誤差信号と同符号でかつ絶対値が前記誤差信号以上の最小値を持つ量子化誤差データに変換し出力することとしたので、タップ係数更新量を求めるのに従来は2回の乗算の処理が必要であったが、1回の乗算と1回のシフト演算で代用でき、従来と同様の性能を達成しながら回路規模が小さい波形等化制御装置を得ることができるという効果を有する。

【0098】

また、本発明の請求項16に記載の波形等化制御装置によれば、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、タップ係数更新に用いるデータを2のべき乗の値を持つ量子化データに変換し出力するデータ量子化部と、前記誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、前記量子化データとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えたので、従来は2回の乗算の処理が必要であったが、1回の乗算と1回のシフト演算で代用でき、従来と同様の性能を達成しながら回路規模が小さい波形等化制御装置を得ることができ

るという効果を有する。

【0099】

また、本発明の請求項17に記載の波形等化制御装置によれば、請求項16に記載の波形等化制御装置において、前記データ量子化部は、前記タップ係数更新に用いるデータを、2のべき乗のうち前記タップ係数更新に用いるデータと同符号でかつ絶対値が前記タップ係数更新に用いるデータ以下の最大値を持つ量子化データに変換し出力することとしたので、タップ係数更新量を求めるのに従来は2回の乗算の処理が必要であったが、1回の乗算と1回のシフト演算で代用でき、従来と同様の性能を達成しながら回路規模が小さい波形等化制御装置を得ることができるという効果を有する。

【0100】

また、本発明の請求項18に記載の波形等化制御装置によれば、請求項16に記載の波形等化制御装置において、前記データ量子化部は、前記タップ係数更新に用いるデータを、2のべき乗のうち前記タップ係数更新に用いるデータと同符号でかつ絶対値が前記タップ係数更新に用いるデータ以上の最小値を持つ量子化データに変換し出力することとしたので、タップ係数更新量を求めるのに従来は2回の乗算の処理が必要であったが、1回の乗算と1回のシフト演算で代用でき、従来と同様の性能を達成しながら回路規模が小さい波形等化制御装置を得ることができるという効果を有する。

【0101】

また、本発明の請求項19に記載の波形等化制御装置によれば、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、前記タップ係数の更新のきざみであるステップサイズを2のべき乗の値を持つ量子化ステップサイズに変換し出力するステップサイズ量子化部と、前記誤差信号と、前記量子化ステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えたので、従来は2回の乗算の処理が必要であったが、1回の乗算と1回のシフ

ト演算で代用でき、従来と同様の性能を達成しながら回路規模が小さい波形等化制御装置を得ることができるという効果を有する。

【0102】

また、本発明の請求項20に記載の波形等化制御装置によれば、請求項19に記載の波形等化制御装置において、前記ステップサイズ量子化部は、前記ステップサイズを、2のべき乗のうち、前記ステップサイズ以下の最大値を持つ量子化ステップサイズに変換し出力することとしたので、タップ係数更新量を求めるのに従来は2回の乗算の処理が必要であったが、1回の乗算と1回のシフト演算で代用でき、従来と同様の性能を達成しながら回路規模が小さい波形等化制御装置を得ることができるという効果を有する。

【0103】

また、本発明の請求項21に記載の波形等化制御装置によれば、請求項19に記載の波形等化制御装置において、前記ステップサイズ量子化部は、前記ステップサイズを、2のべき乗のうち、前記ステップサイズ以上の最小値を持つ量子化ステップサイズに変換し出力することとしたので、タップ係数更新量を求めるのに従来は2回の乗算の処理が必要であったが、1回の乗算と1回のシフト演算で代用でき、従来と同様の性能を達成しながら回路規模が小さい波形等化制御装置を得ることができるという効果を有する。

【0104】

また、本発明の請求項22に記載の波形等化制御装置によれば、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より該出力信号の誤差を推定し誤差信号として出力する誤差推定部と、前記誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部と、前記誤差信号を入力とし、前記係数更新量計算部がタップの係数更新量を複数シンボル間隔で計算するタイミングを制御する更新タイミング信号を出力する係数更新タイミング制御部とを備えたので、前記誤差信号が“0”でない時に前記係数更新量計算部で係数更新量を計算するこ

とによりStop & Goアルゴリズムに比べて係数更新間隔を短縮することが可能となり、入力信号の伝送路歪みが変動した場合の追従性や初期動作時の収束速度が速い、波形等化制御装置を得ることができるという効果を有する。

【0105】

また、本発明の請求項23に記載の波形等化制御装置によれば、請求項22に記載の波形等化制御装置において、前記係数更新タイミング制御部は、前記係数更新量計算部が前記タップ係数更新量を計算するタイミングでかつ前記誤差信号が誤差なしを示す場合、前記係数更新量計算部が係数更新量を計算するタイミングを1シンボル分遅らせることとしたので、前記誤差信号が“0”でない時に前記係数更新量計算部で係数更新量を計算することによりStop & Goアルゴリズムに比べて係数更新間隔を短縮することが可能となり、入力信号の伝送路歪みが変動した場合の追従性や初期動作時の収束速度が速い、波形等化制御装置を得ることができるという効果を有する。

【0106】

また、本発明の請求項24に記載の波形等化制御装置によれば、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号を入力として、出力誤差信号を出力する出力誤差推定部と、前記出力誤差信号と前記出力信号とを入力とし、前記出力誤差信号の一部区間を一定割合で減じて、誤差信号を出力する係数更新用誤差生成部とを有する誤差推定部と、前記誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えたので、係数更新用誤差生成部で“0”に変換されていた出力誤差信号を一定の割合を乗じて値を小さくした誤差信号に変換することによりStop & Goアルゴリズムに比べて係数更新間隔を短縮することが可能となり、入力信号の伝送路歪みが変動した場合の追従性や初期動作時の収束速度が速い、波形等化制御装置を得ることができるという効果を有する。

【0107】

また、本発明の請求項25に記載の波形等化制御装置によれば、入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、該波形等化装置が有するフィルタのタップ係数の更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号を入力として、出力誤差信号を出力する出力誤差推定部と、前記出力誤差信号と、前記出力信号と、前記波形等化装置の前記出力信号に含まれる誤りの割合を示すエラー信号とを入力とし誤差信号を出力する係数更新用誤差生成部とを有する誤差推定部と、前記誤差信号と、前記タップ係数の更新のきざみであるステップサイズと、タップ係数更新に用いるデータとに基づいてタップ係数更新量を計算する係数更新量計算部とを備えたので、エラー信号に応じて誤差信号を決定し、出力することによりStop&Goアルゴリズムに比べて係数更新間隔を短縮することが可能となり、入力信号の伝送路歪みが変動した場合の追従性や初期動作時の収束速度が速い、波形等化制御装置を得ることができるという効果を有する。

【0108】

また、本発明の請求項26に記載の波形等化制御装置によれば、請求項25に記載の波形等化制御装置において、前記係数更新用誤差生成部は、前記出力信号に含まれる誤りの割合が所定の割合より小さい場合は、前記誤差信号として前記出力誤差信号と同じ値を出力することとしたので、エラー信号がOFFの際は係数更新用誤差生成部で“0”に変換されていた出力誤差信号を“0”に変換せずそのまま誤差信号として出力することによりStop&Goアルゴリズムに比べて係数更新間隔を短縮することが可能となり、入力信号の伝送路歪みが変動した場合の追従性や初期動作時の収束速度が速い、波形等化制御装置を得ることができるという効果を有する。

【図面の簡単な説明】

【図1】

本実施の形態1における波形等化制御装置の構成図である。

【図2】

本実施の形態1における波形等化制御装置のステップサイズ決定部の構成図である。

【図3】

本実施の形態1における波形等化制御装置のステップサイズ増減部の動作を説明するための説明図である。

【図4】

本実施の形態2における波形等化制御装置の構成図である。

【図5】

本実施の形態2における波形等化制御装置の判定信号と出力信号との関係を示す図である。

【図6】

本実施の形態3における波形等化制御装置の構成図である。

【図7】

本実施の形態4における波形等化制御装置の構成図である。

【図8】

本実施の形態4における波形等化制御装置の誤差信号と量子化誤差信号の関係を示す図である。

【図9】

本実施の形態5における波形等化制御装置の構成図である。

【図10】

本実施の形態5における波形等化制御装置のデータと量子化データとの関係を示す図である。

【図11】

本実施の形態6における波形等化制御装置の構成図である。

【図12】

本実施の形態6における波形等化制御装置のステップサイズと量子化ステップサイズとの関係を示す図である。

【図13】

本実施の形態7における波形等化制御装置の構成図である。

【図14】

本実施の形態7における波形等化制御装置のタップ係数更新のタイミングを説

明するための説明図である。

【図15】

本実施の形態8における波形等化制御装置の構成図である。

【図16】

本実施の形態8における波形等化制御装置の動作を説明するための説明図である。

【図17】

本実施の形態9における波形等化制御装置の構成図である。

【図18】

本実施の形態9における波形等化制御装置の動作を説明するための説明図である。

【図19】

従来の波形等化制御装置の一例を示す装置の構成図である。

【図20】

D T V信号形式を示す構成図である。

【図21】

D T V信号中のフィールド同期信号形式を示す構成図である。

【図22】

従来の波形等化制御装置の動作を説明するための説明図である。

【符号の説明】

101 波形等化装置

102、1501、1701、1901 誤差推定部

103、702、902、1102、1302 係数更新量計算部

104、402、601 ステップサイズ決定部

201 乗算器

202 2乗誤差記憶部

203 減算器

204 第1の比較器

205 第2の比較器

206 第3の比較器
207 ステップサイズ記憶部
208 ステップサイズ増減部
401 信号判定部
602 比較器
603 セレクタ
701 誤差量子化部
901 データ量子化部
1101 ステップサイズ量子化部
1301 係数更新タイミング制御部
1502 出力誤差推定部
1503、1702、1902 係数更新用誤差生成部
3101 データ信号
3102 フィールド同期
3103 セグメント同期
3201 PN511信号
3203 PN63信号
3203 コントロール信号
101S 出力信号
102S、1502S、1701S、1901S 誤差信号
104S ステップサイズ
105S データ
106S タップ係数更新量
107S ステップサイズ上限値
108S ステップサイズ下限値
201S 2乗誤差
202S 2乗誤差の差
401S 判定信号
601S 閾値

602S 第1のステップサイズ設定値

603S 第2のステップサイズ設定値

701S 量子化誤差信号

901S 量子化データ

1101S 量子化ステップサイズ

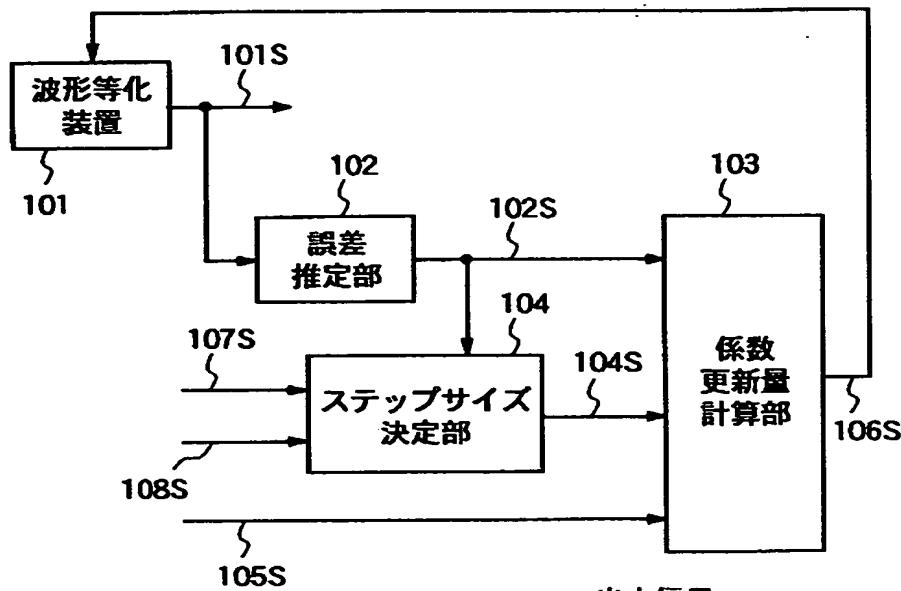
1301S 更新タイミング信号

1501S 出力誤差信号

1702S エラー信号

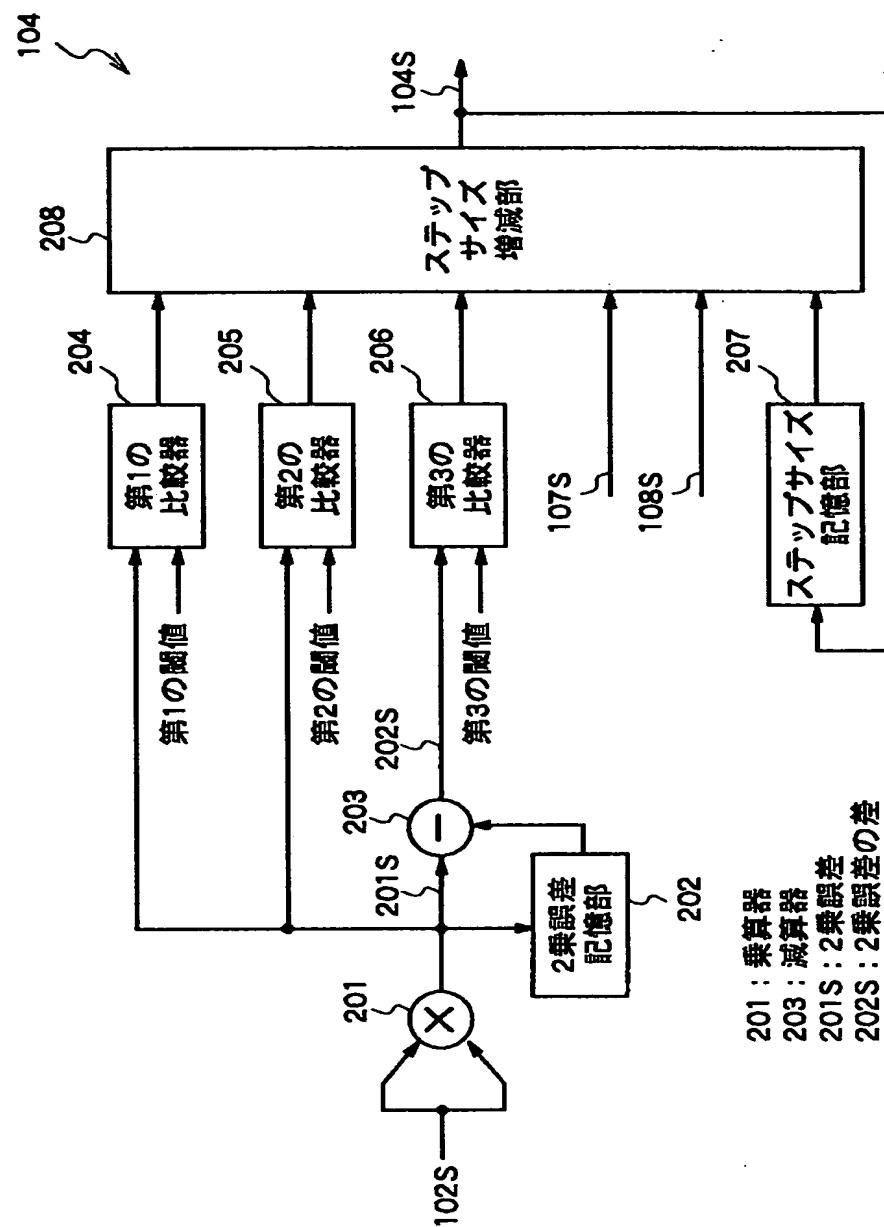
【書類名】 図面

【図1】



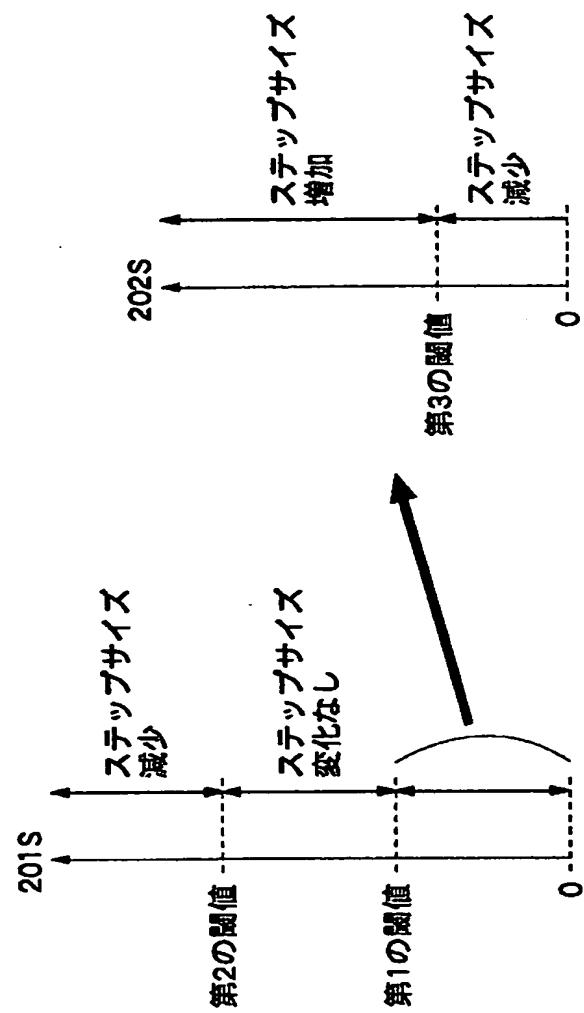
101S : 出力信号
102S : 誤差信号
104S : ステップサイズ
105S : データ
106S : 係数更新量
107S : ステップサイズ上限値
108S : ステップサイズ下限値

【図2】

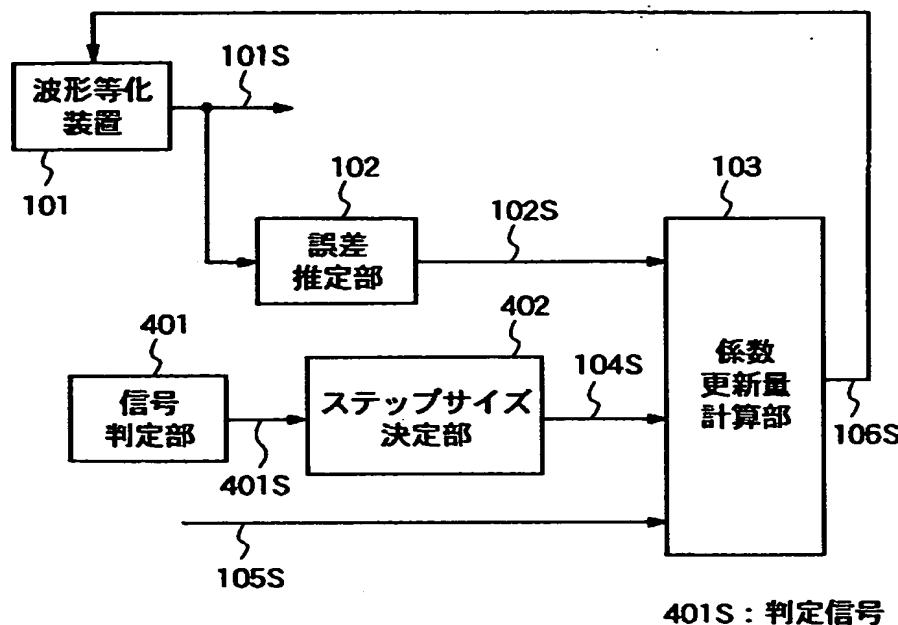


201: 乗算器
 203: 減算器
 201S: 2乗誤差
 202S: 2乗誤差の差

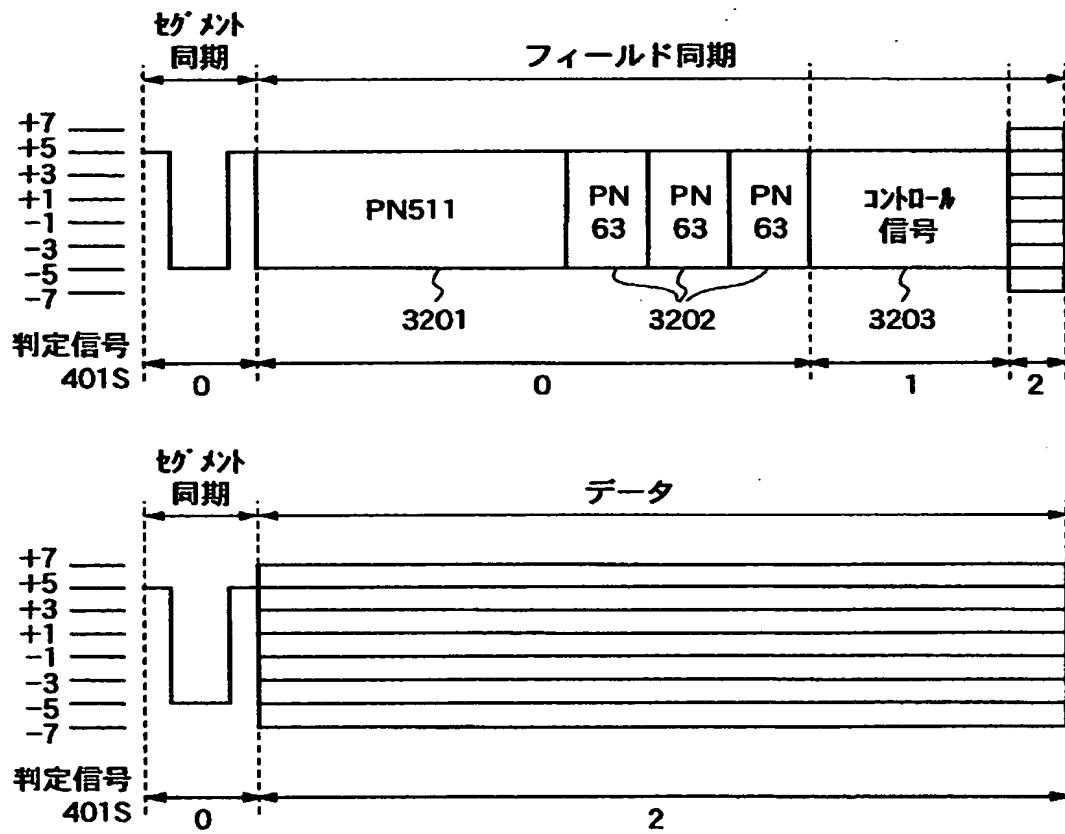
【図3】



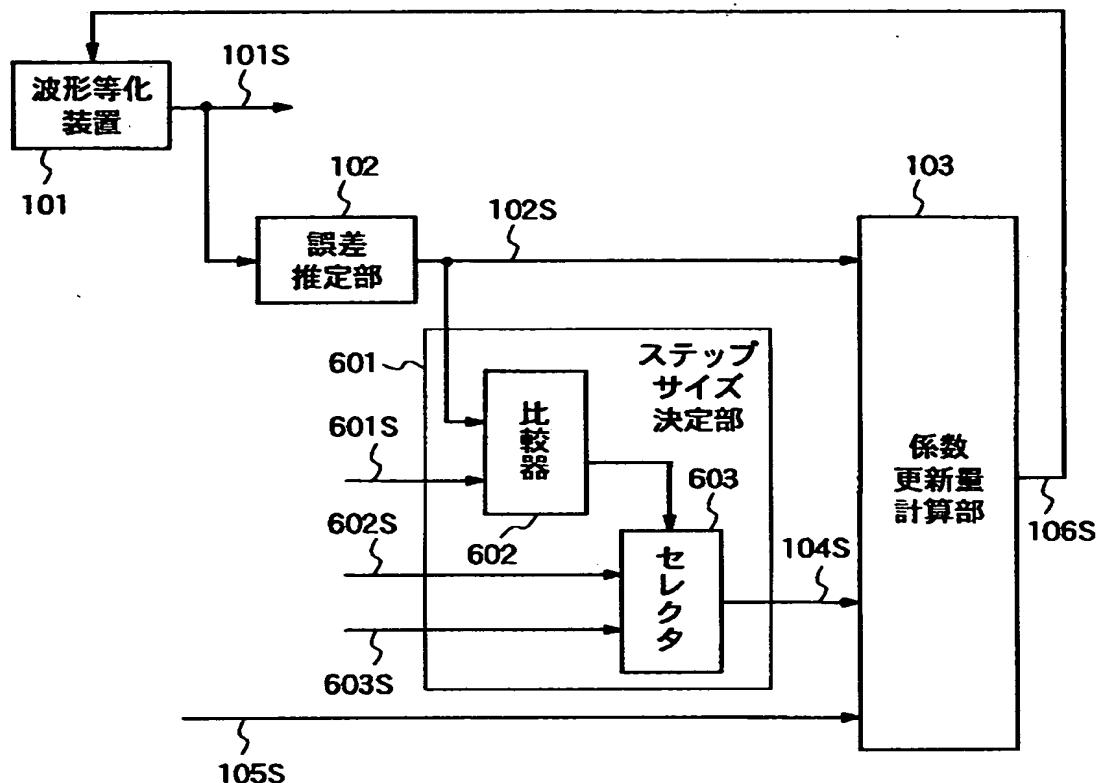
【図4】



【図5】



【図6】

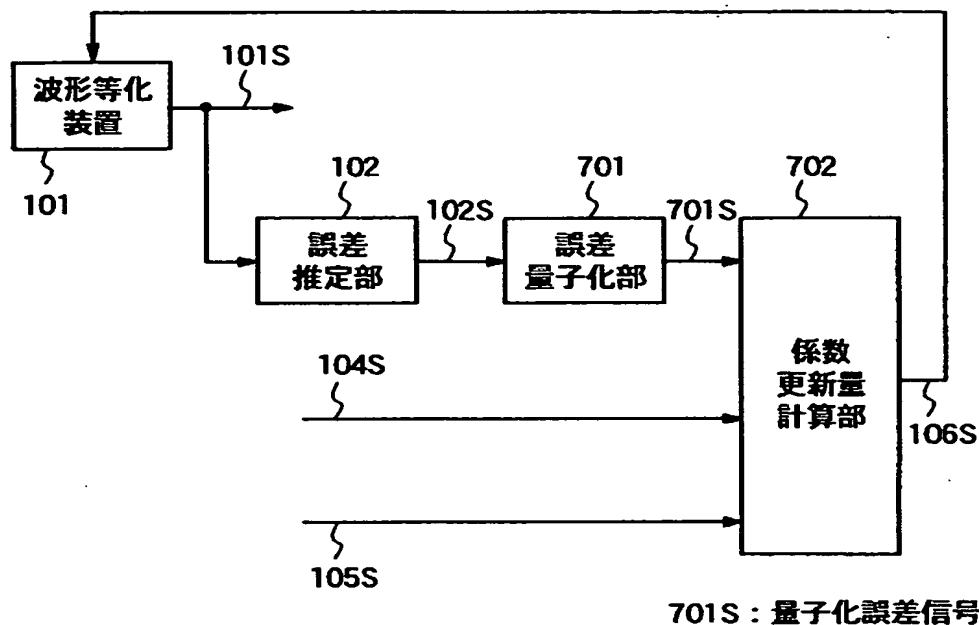


601S : 閾値

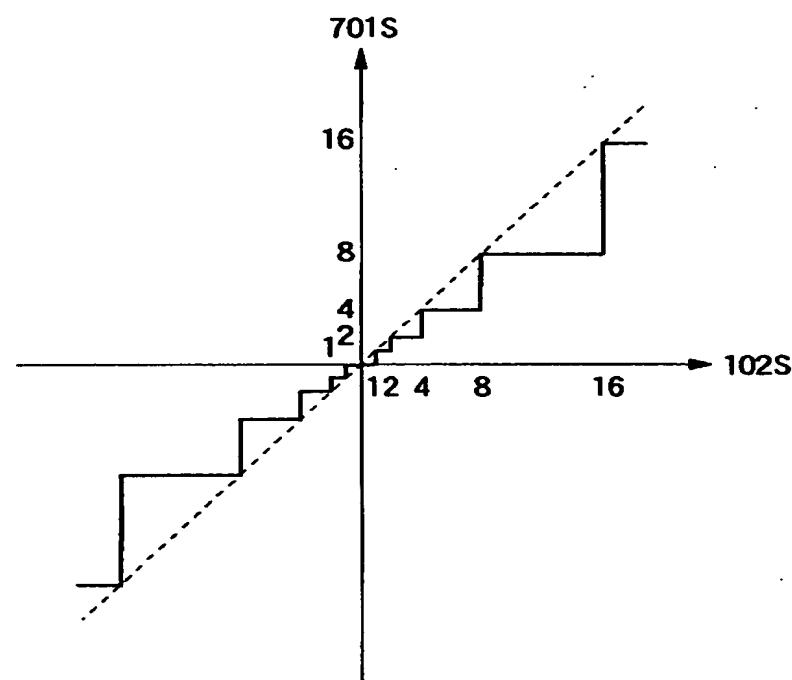
602S : 第1のステップサイズ設定値

603S : 第2のステップサイズ設定値

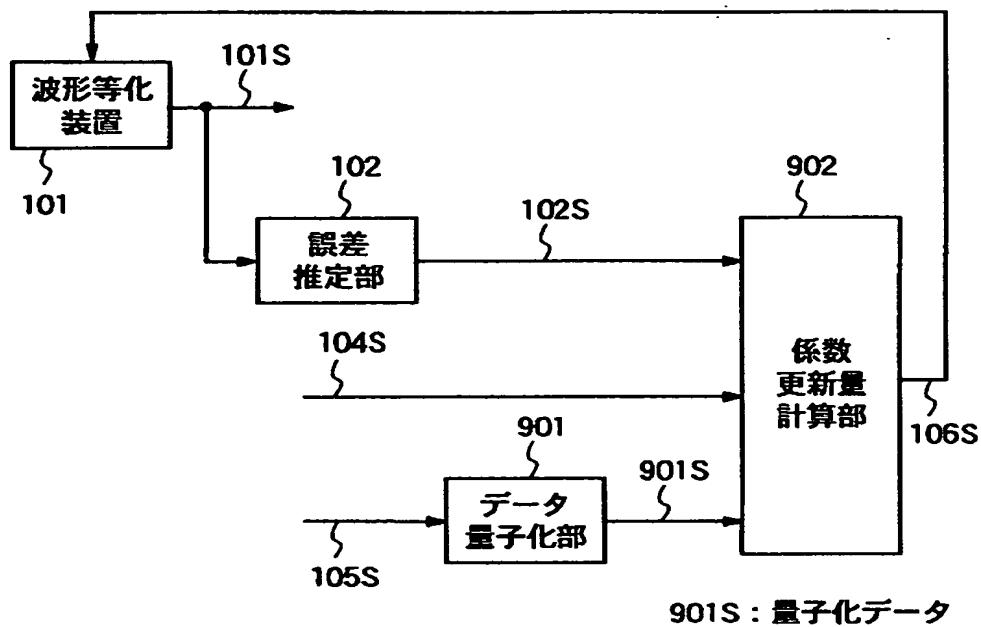
【図7】



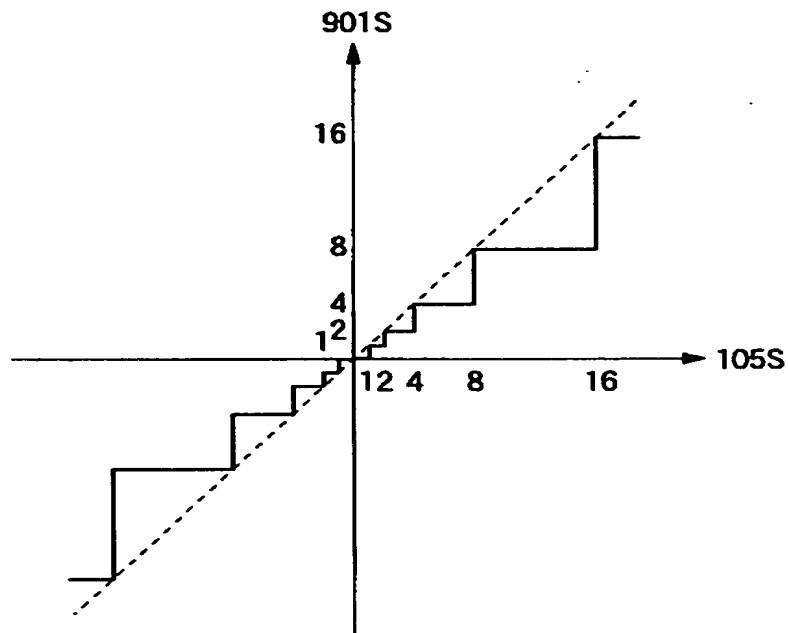
【図8】



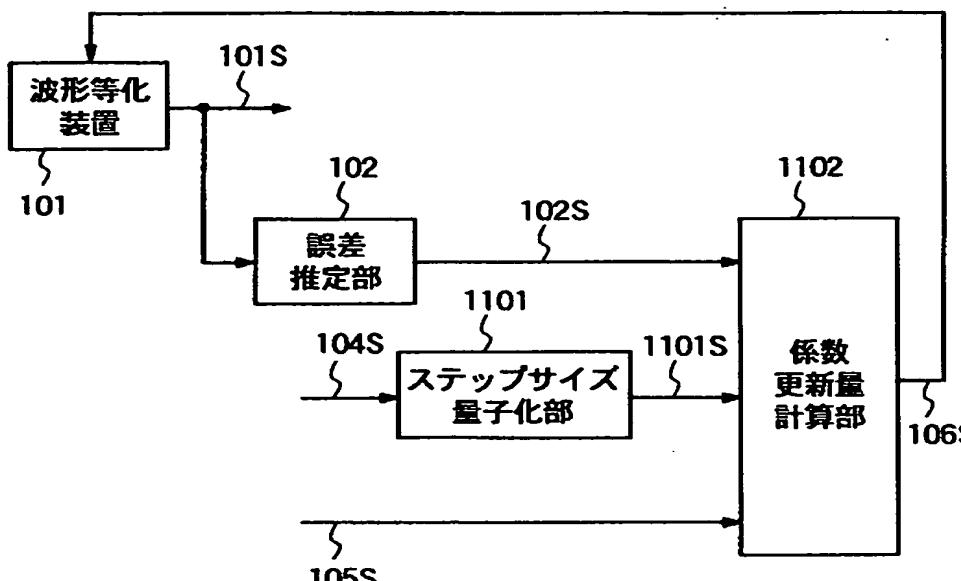
【図9】



【図10】

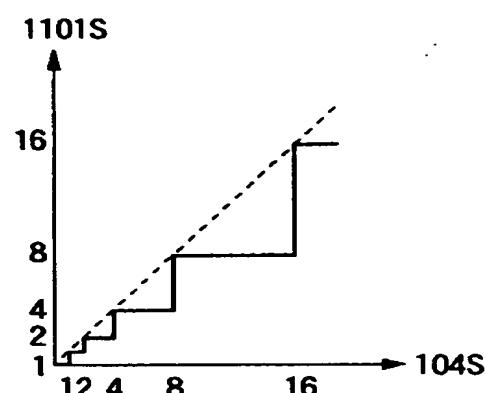


【図11】

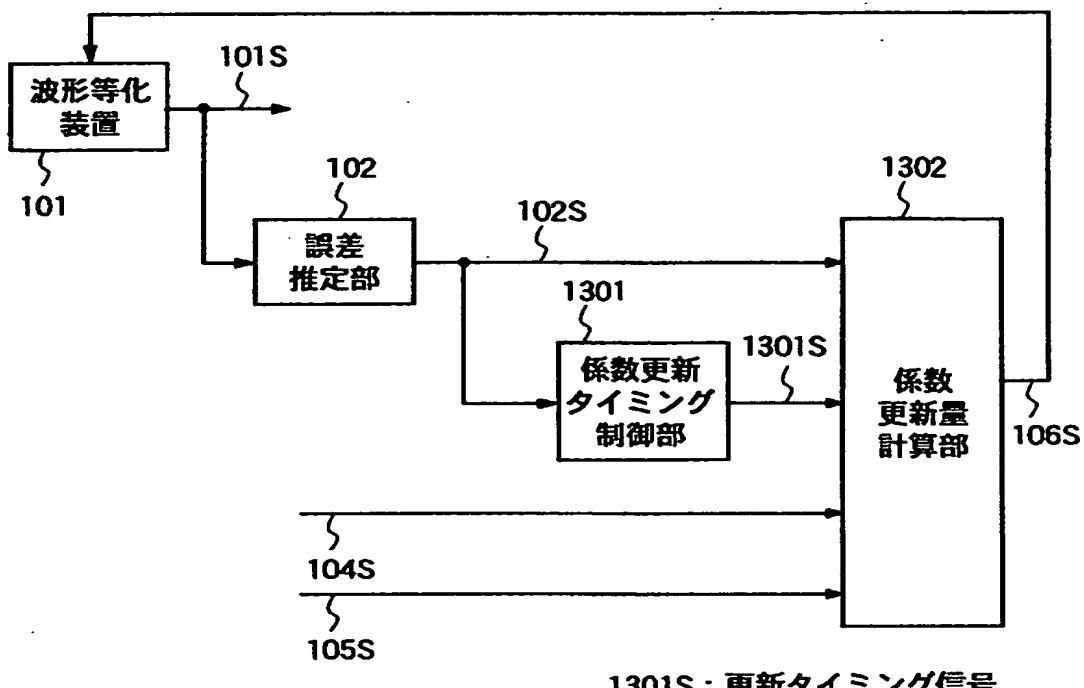


1101S: 量子化ステップサイズ

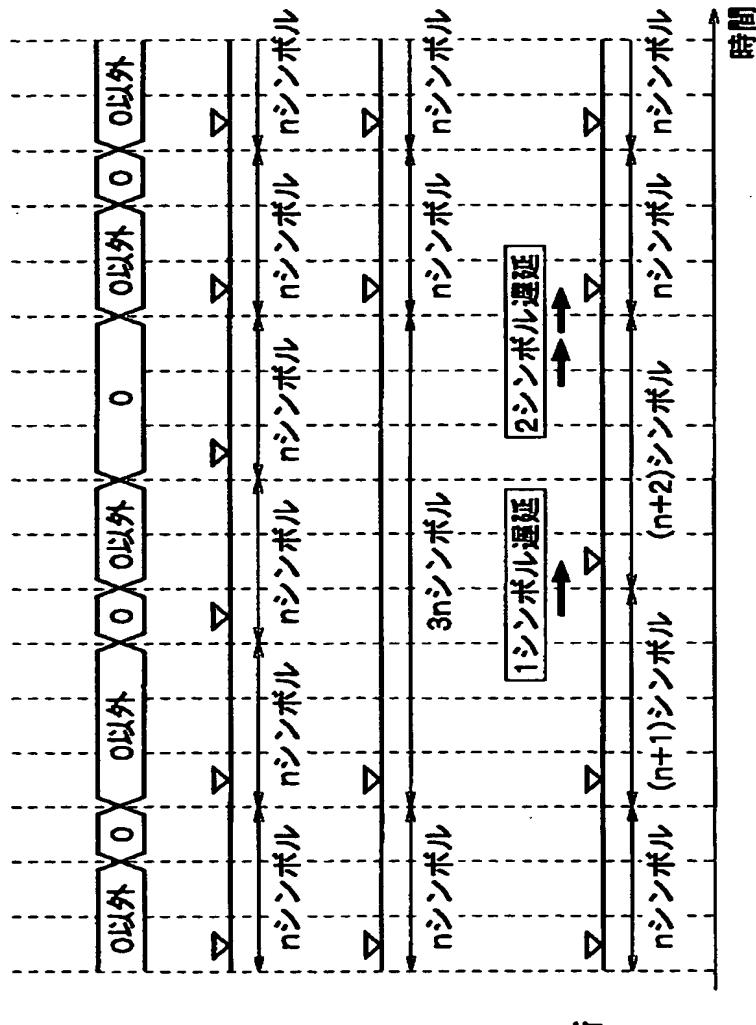
【図12】



【図13】

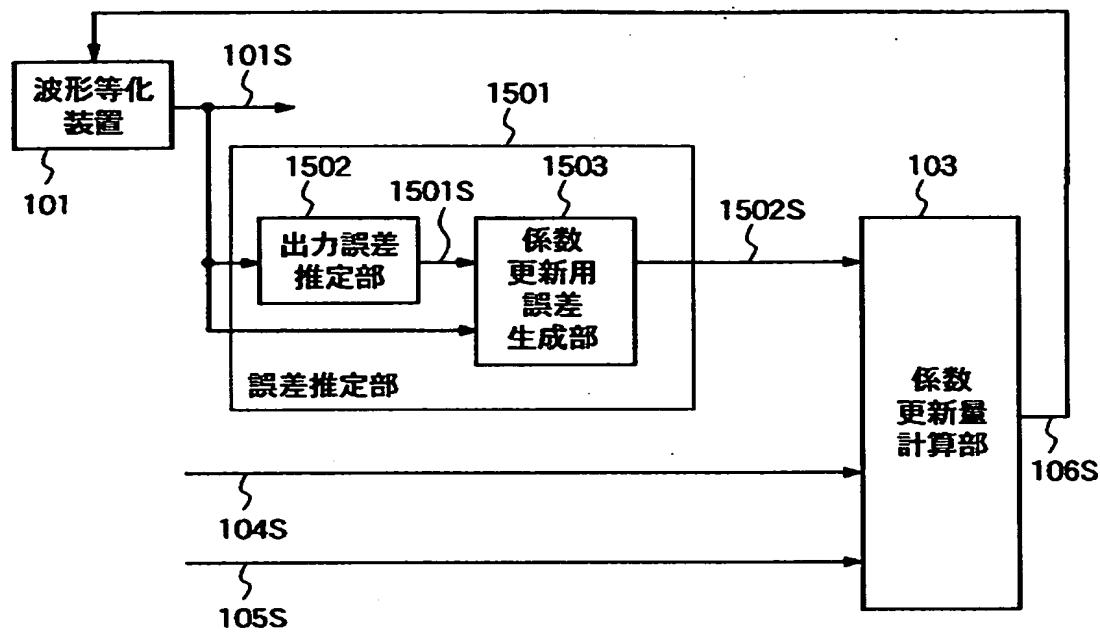


【図14】



(a) 漸差信号102S
(b) 従来の係数更新
タイミング
(c) 漸差信号102Sが
0以外の係数更新
間隔タイミング
(d) 本発明の係数更新
タイミング

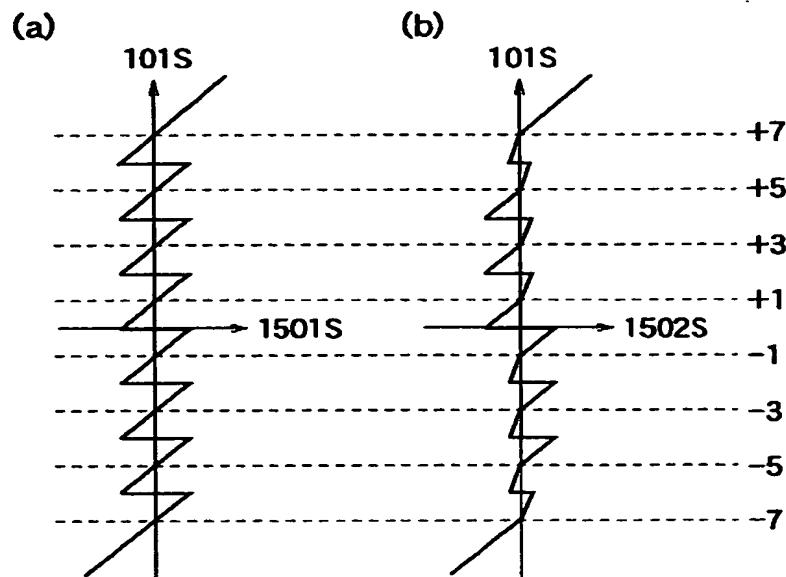
【図15】



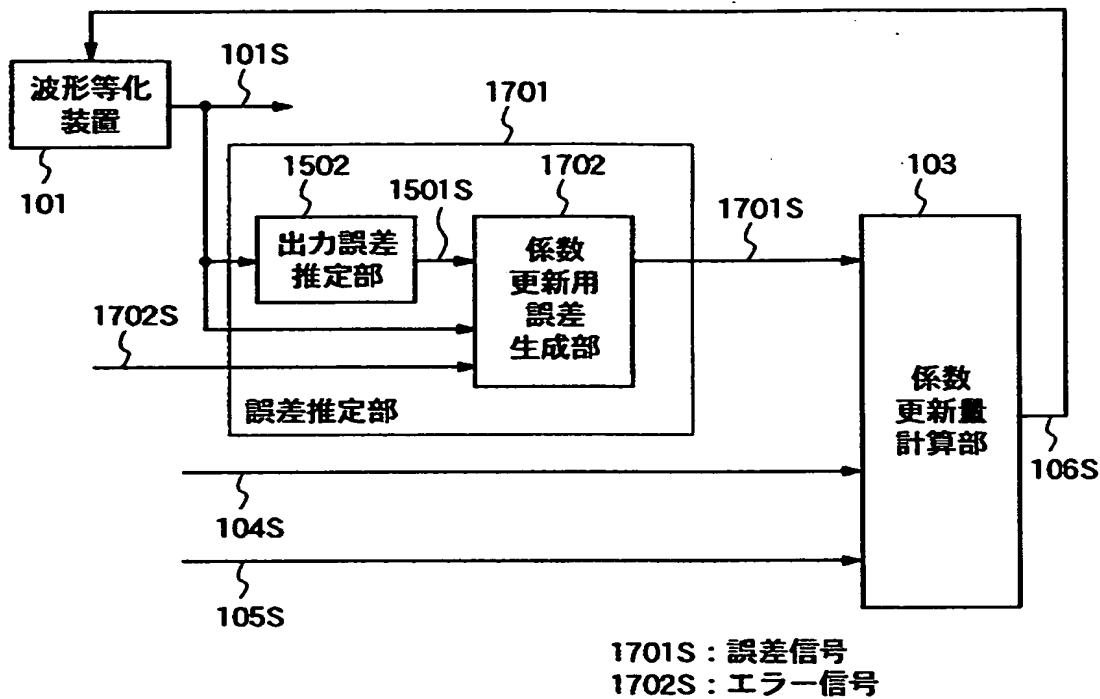
1501S : 出力誤差信号

1502S : 誤差信号

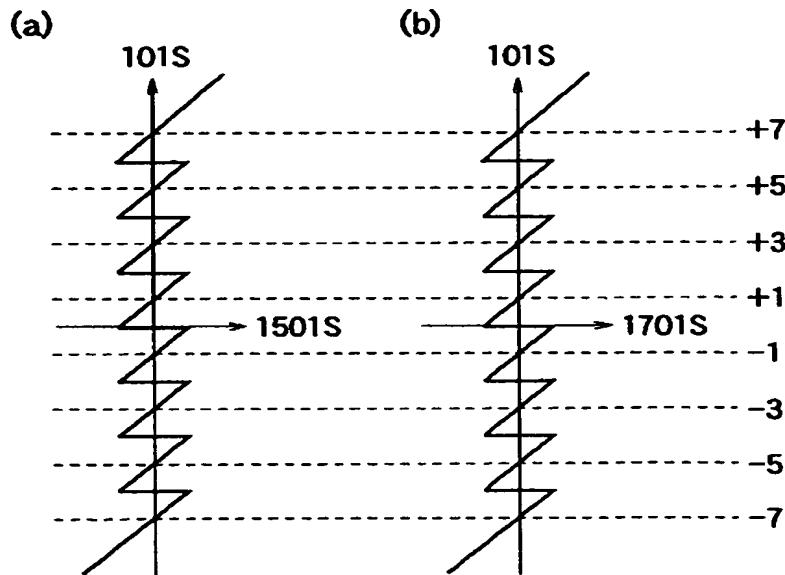
【図16】



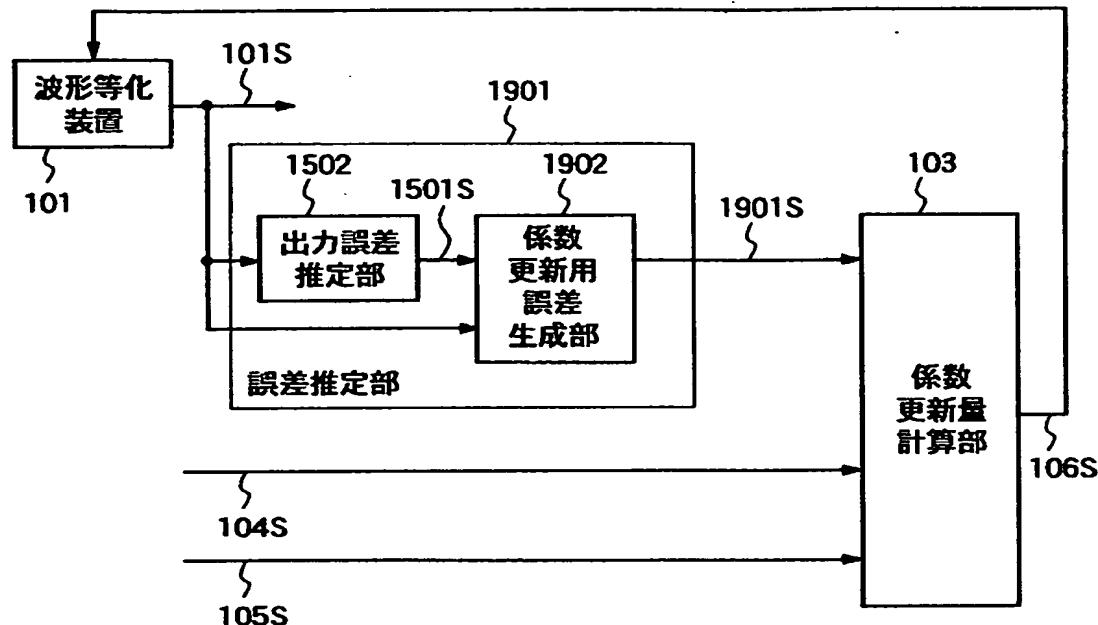
【図17】



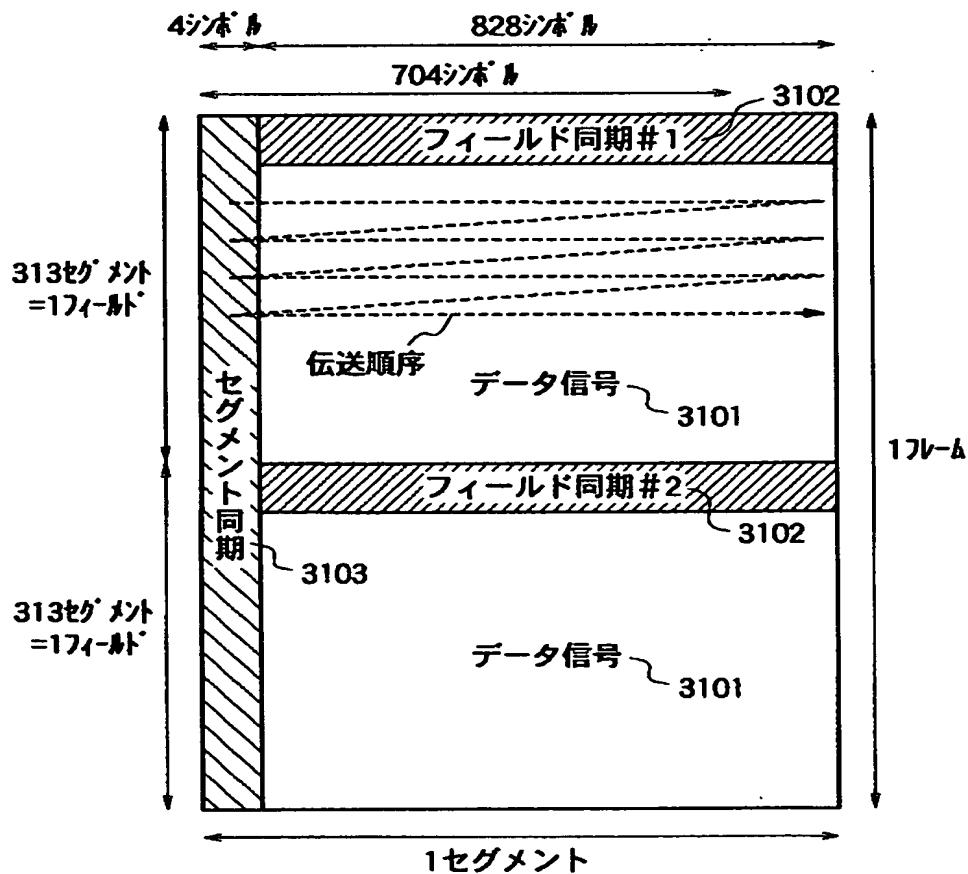
【図18】



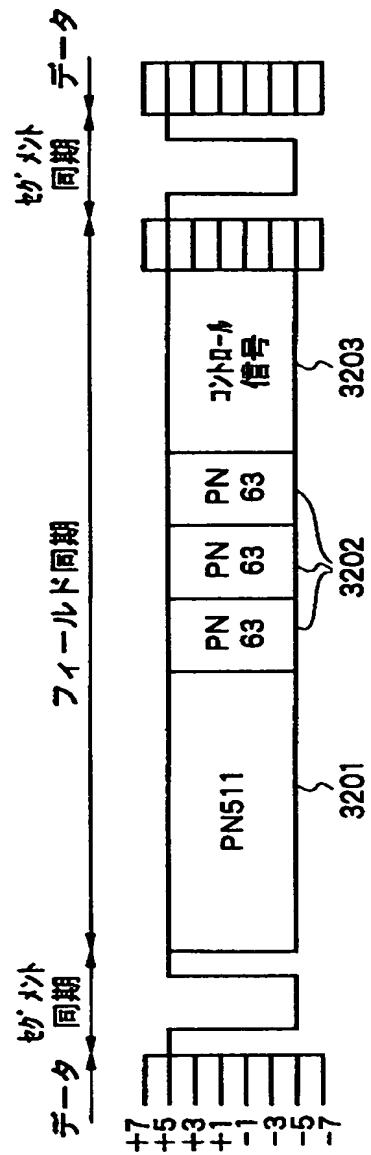
【図19】



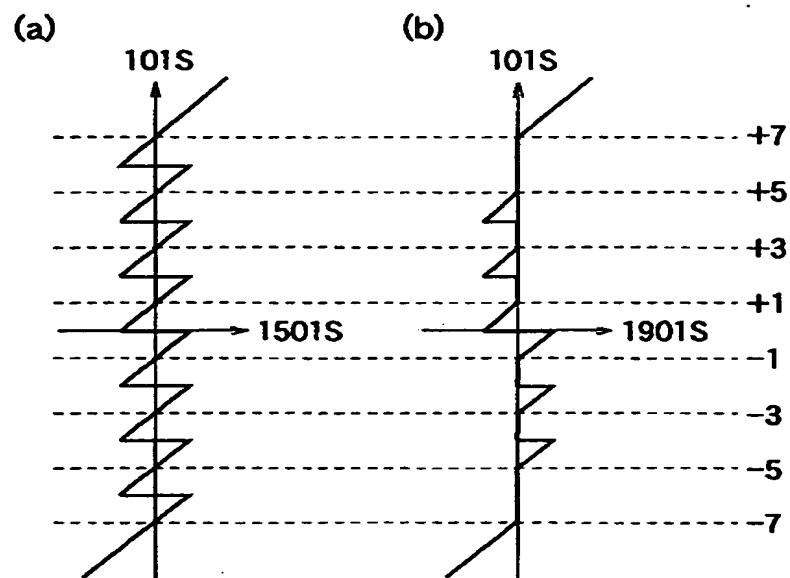
【図20】



【図21】



【図22】



【書類名】 要約書

【要約】

【課題】 波形等化装置において、歪みが変動した場合の追従性や初期動作時の収束速度と低C/N時の安定性を両立し、高性能かつ低成本な波形等化制御装置を提供する。

【解決手段】 入力信号の伝送路歪みをLMSアルゴリズムに基づいて低減する波形等化装置を備え、タップ係数更新を制御する波形等化制御装置であって、前記波形等化装置の出力信号より誤差信号を推定して出力する誤差推定部と、任意の大きさのステップサイズを生成し、出力するステップサイズ決定部と、前記誤差信号と前記ステップサイズとタップ係数更新に用いるデータとからタップ係数更新量を計算する係数更新量計算部とを備えたことを特徴とする。

【選択図】 図1

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地
氏 名 松下電器産業株式会社